

Висновки

Для всіх досліджених сумішей спостерігається загальна тенденція зменшення величини закручуючої здатності з ростом величини структурної впорядкованості нематичної матриці.

Для всіх досліджених сумішей спостерігається зменшення величини закручуючої здатності ефірів холестерину з ростом порядкового номера ефіра в гомологічному ряду викликане збільшенням величини розміра хорального асоціату.

Запропонована модель адекватно описує процес утворення надмолекулярної спіральної структури для випадку багатокомпонентних немато-холестеринових сумішей.

1. Tolmachev A.V., Lisetsky L.N., Kutulya L.A. *Obz. Informacia NIITECHIM. Monokristally i osobo chistye veshchestva (Moskow, 1987), p. 65.* 2. Belotsky E.D., Lev B.I., Tolmachev A.V., Tomchuk P.M. *Ukr. Phys. Gurnal, 36, N3, p. 392–396 (1991).* 3. Mikityuk Z., Nevmerzhitska O., Murakhevich A., Fechan A. *Functional Materials, 2, № 3, p. 377–380 (1995).*

Н.В. Дорош, Г.Л. Кучмій

Національний університет “Львівська політехніка”,
кафедра електронних приладів

СПЕЦПРОЦЕСОРИ ДЛЯ РЕАЛІЗАЦІЇ ДИСКРЕТНИХ СПЕКТРАЛЬНИХ ПЕРЕТВОРЕНЬ

© Дорош Н.В., Кучмій Г.Л., 2003

Показано методи підвищення ефективності мікроелектронних пристроїв для реалізації спектральних перетворень сигналів за рахунок використання алгоритму швидкого перетворення сигналів з активним використанням пауз між надходженням відліків досліджуваного сигналу. Приведено структурну організацію та функціональні можливості цифрового мікропроцесора NM6403, на базі якого можна реалізувати алгоритми спектральних перетворень у різних базисах функцій.

The methods of increase of efficiency of microelectronic devices for spectral transformation of signals are shown, at the expense of use of algorithms of fast spectral transformations with active use of pauses between receipt of readout of a researched signal. The structural organization and functionalities of the digital microprocessor NM6403, on the basis of which it is possible to realize algorithms of spectral transformations in different bases of functions is given.

Вступ. Актуальним напрямком розвитку мікроелектроніки є розробка та впровадження спеціалізованих інтегральних схем для реалізації алгоритмів:

- спектральних перетворень у різних ортогональних базисах функцій ;
- алгоритмів цифрової фільтрації ;
- алгоритмів кодування–декодування, модуляції–демодуляції;
- алгоритмів для формування (синтезу) сигналів заданої форми;
- алгоритмів для організації інтерфейсу та стандартних протоколів обміну та передачі даних.

Інтегральні схеми такого призначення розробляють такі провідні світові фірми, як Zilog, Texas Instruments, Motorola, Siemens, Analog Devices.

Для реалізації спектральних перетворень найбільше використовують цифрові сигнальні процесори (ЦСП) фірми Analog Devices. Такі ЦСП працюють на тактових частотах $F_T=50\text{--}100\text{МГц}$, мають власні коди команд і несумісні з процесорами інших фірм. При реалізації складних алгоритмів з паралельною структурою необхідно збільшувати кількість процесорів та забезпечувати їх сумісну роботу в мультипроцесорному режимі, а також такі ЦСП потребують застосування зовнішніх елементів пам'яті.

Перспективною розробкою на даний час є процесор цифрової обробки сигналів NM 6403 або L1879BM1, розроблений НТЦ "Модуль" (Росія) [1].

Процесор NM6403 – це високопродуктивний спеціалізований мікропроцесор з такими характеристиками:

- тактова частота $F_T=40\text{МГц}$ (час виконання команди 0.25 нс);
- технологія КМОН 0.5 мкм ;
- напруга живлення 2,7–3,6 В;
- потужність споживання 1,3 Вт;
- 32- розрядне RISC ядро;
- обробка даних змінної розрядності від 1 до 64 біт;
- 1-64 розрядний векторний співпроцесор;
- два 64-розрядних програмованих інтерфейсів із зовнішньою пам'яттю;
- два високошвидкісні порти, які апаратно сумісні з сигнальним процесором TMS320C4_{x4};

Структурна організація мікропроцесора. Основні підсистеми процесора – це RISC-ядро та векторний співпроцесор.

RISC-ядро виконує всі основні функції щодо керування роботою кристала, а також RISC-процесор реалізує арифметико-логічні операції та операції зсуву над 32-розрядними скалярними даними і формує 32- розрядні адреси команд та даних при зверненні до зовнішньої пам'яті. Процесор виконаний у вигляді 5-сходинкового 32-розрядного конвеєра. Адресний простір – 16 Гб, два адресних генератори, 8 регістрів загального призначення та 8 адресних регістрів. Кожна інструкція виконується за 1 машинний такт.

Векторний співпроцесор призначений для арифметичних та логічних операцій над 64-розрядними векторами даних програмованої розрядності.

Векторний співпроцесор – основний функціональний елемент L1879BM1. Структурно він являє собою матрично-векторний операційний пристрій і набір регістрів різного призначення. Операційний пристрій (ОП) – регулярна матрична структура 64x64 комірок. Матриця може бути довільно розділена на стовпці та рядки. У комірки завантажуються вагові коефіцієнти. На вхід матриці подаються вектори вхідних даних W_{ij} . Кожному елементу вектора відповідає рядок матриці

$$\vec{X} = (X_1, X_2, \dots, X_n)$$

Довжина рядка дорівнює розрядності даного елемента вхідних даних.

У комірках виконується операція множення елемента вектора вхідних даних на ваговий коефіцієнт та додавання до значення, яке записано у верхню комірку. Отже, для кожного стовпця розраховується скалярний добуток

$$y_i = U_i + \sum_j W_{ij} X_j.$$

Операнди та вихідні значення упаковуються у 64-розрядне слово.

Всі операції у матриці виконуються паралельно, за один такт. Завантаження вагових коефіцієнтів виконується за 32 такти. У векторному співпроцесорі є додаткова матриця, у яку вагові коефіцієнти можна завантажувати у фоновому режимі. Перемикання додаткової та основної (робочої) матриць триває 1 такт. Особливістю векторного співпроцесора є робота з операндами довільної довжини в діапазоні 1–64 біт. У результаті цього досягається оптимальне співвідношення між швидкістю та точністю обчислень. При однобітових операндах на тактовій частоті 40 МГц продуктивність обчислень становить 11500 ММАС (мільйонів операцій множення з накопичуванням) або 40 000 MOPS (мільйонів логічних операцій за секунду). При 32-розрядних бітових операндах та 64-бітовому результаті продуктивність буде 40 ММАС.

На рис. 1 наведено структурну організацію векторного процесора.

Технічні характеристики та особливості основних блоків процесора наведено нижче:

RISC-ядро:

- 5-ступінчастий 32-розрядний конвеєр;
- 32- та 64-розрядні команди (переважно виконуються дві операції під час однієї команди);
- два адресні генератори, адресний простір – 16 Гбайтів;
- два 64-розрядні програмовані інтерфейси з SRAM/DRAM-пам'яттю;
- формат даних – 32-розрядні цілі числа;
- вісім 32-розрядних регістрів загального призначення;
- вісім 32-розрядних адресних регістрів;
- спеціальні регістри керування та стану;
- два високошвидкісних комукаційних порта вводу/виводу, які апаратно сумісні з портами TMS320C4_x.

ВЕКТОР –співпроцесор:

- довжина векторних операндів та результатів –1-64 розряди;
- формат даних – цілі числа, які упаковані у 64-розрядні блоки;
- підтримка векторно-матричних та матрично-матричних операцій;
- три внутрішні 32x64 –розрядні RAM-блоки.

Продуктивність:

- скалярні операції: 40MIPS; 120MOPS для 32-розрядних даних;
- векторні операції: 40 – 11500 ММАС (мільйонів операцій множення з накопичуванням за секунду).

Мікропроцесор NM6403 дозволяє реалізувати алгоритми спектральних перетворень у різних базисах матричним методом. Заміна вагових коефіцієнтів, які записуються в комірки пам'яті мікропроцесора, еквівалентна вибору базису функцій, у якому виконується спектральний аналіз. Крім того, якщо у комірки записати вагові коефіцієнти, які відповідають значенням елементів матриці взаємного переходу між різними базисами функцій, то можна легко розрахувати значення спектральних коефіцієнтів у потрібному базисі функцій.

Для оцінки продуктивності роботи мікропроцесора NM6403 при виконанні спектральних перетворень було проведено оціночні тести. В результаті було встановлено,

що швидке перетворення (ШПФ) Фур'є (256 точок, 32 розряди) виконується за 102 мкс, а пряме перетворення (ПУА) Уолша –Адамара (5-розрядні вихідні дані, 21 крок) – за 0,45 с. Аналогічні перетворення було реалізовано також на базі мікропроцесорів Intel Pentium II, 300МГц (ШПФ – 200 мкс, ПУА – 2.8 с) [1].

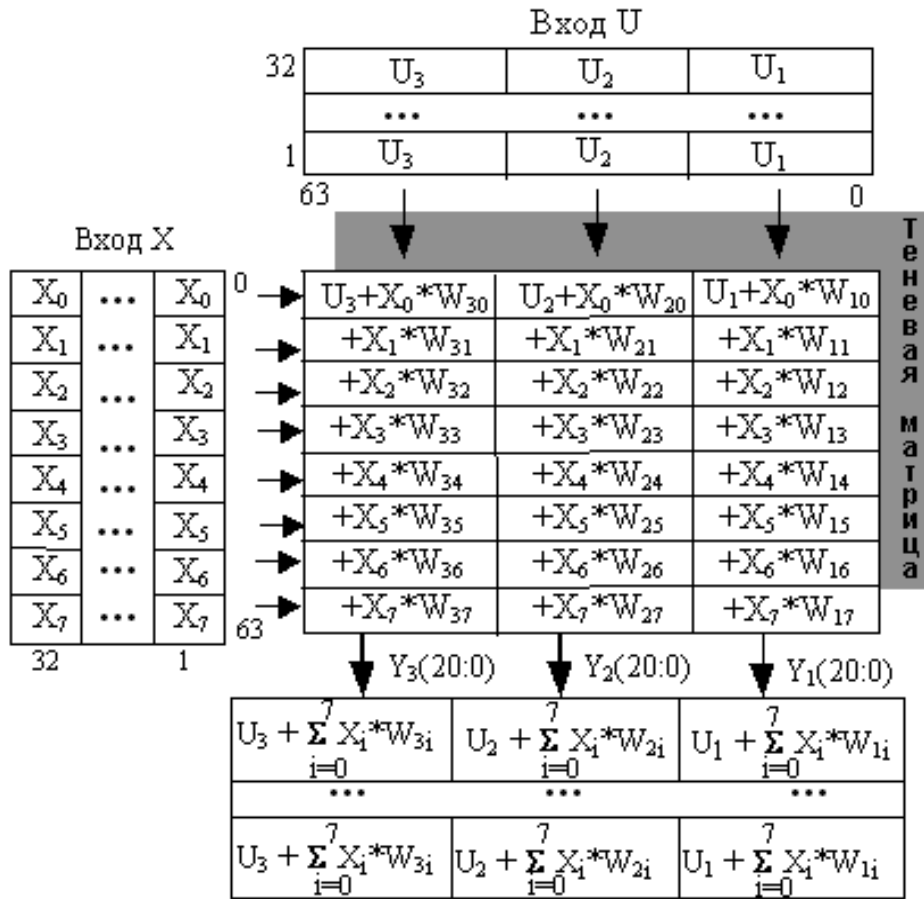


Рис. 1. Організація векторного співпроцесора

Підвищення ефективності спектрального аналізу. Для підвищення ефективності спектрального аналізу у базисі прямокутних функцій (Уолша) необхідно використовувати алгоритми швидких перетворень Уолша [2].

Загальна кількість операцій додавання–віднімання, необхідних для виконання прямого перетворення Уолша–Адамара (матричним методом), може бути визначена як

$$L_{\text{ШПУА}} = N * (N - 1)$$

Кількість операцій додавання–віднімання, необхідних для виконання швидкого перетворення Уолша – Адамара (ШПУА), може бути визначена як

$$L_{\text{ШПУА}} = N * \log_2 N,$$

де N – розмірність перетворення, $n = \log_2 N$ – кількість ітерацій.

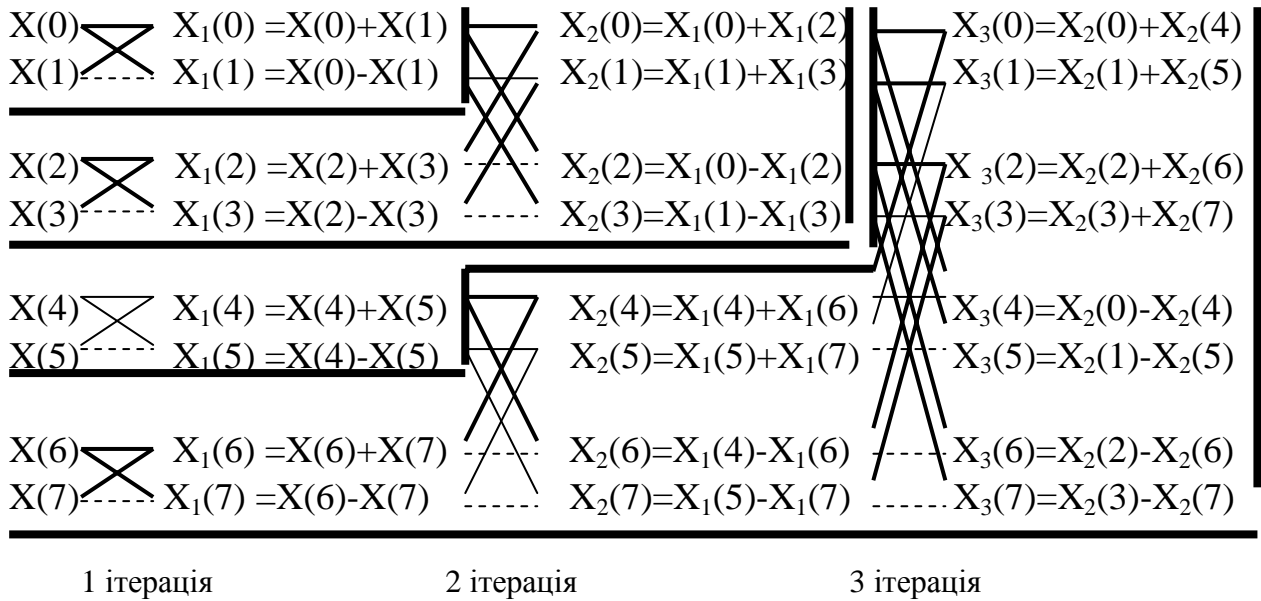


Рис. 2. Алгоритм швидкого перетворення Уолша–Адамара з активним використанням пауз

Для підвищення швидкодії приладів, які реалізують швидке перетворення Уолша–Адамара (ШПУ-А) за стандартним алгоритмом [2], час між приходом відліків досліджуваного сигналу (час паузи) можна активно використовувати для проведення проміжних обчислень. Починати обчислення можна вже після надходження перших двох відліків сигналу. Після надходження наступних двох відліків сигналу можна переходити на другу ітерацію, а перехід на третю ітерацію можливий після приходу 7-го та 8-го відліків і т.д. Перехід на кожну наступну ітерацію можливий через кожні 2^{n-1} відліків сигналу (рис. 2).

Кількість операцій додавання–віднімання, які залишаться виконати після надходження останньої пари відліків при реалізації алгоритму ШПУА з активним використанням пауз, можна визначити як

$$L_{\text{ШПУА-П}} = 2 + 2^2 + 2^3 + 2^4 + \dots + 2^n = 2(2^n - 1)$$

У таблиці наведено значення, які характеризують залежність кількості обчислювальних затрат на реалізацію алгоритмів спектральних перетворень L (K_1 , K_2) від розмірності перетворення N .

$N=2^n$	$N=8$ $n=3$	$N=16$ $n=4$	$N=32$ $n=5$	$N=64$ $n=6$	$N=128$ $n=7$	$N=256$ $n=8$	$N=512$ $n=9$	$N=1024$ $n=10$
$L_{\text{ШПУА}} = N \cdot (N-1)$	56	240	992	4032	16256	65280	261632	1047552
$L_{\text{ШПУА}} = N \cdot \log_2 N$	24	64	160	384	896	2048	4608	10240
$L_{\text{ШПУА-П}} = 2(2^n - 1) = 2 + 2^2 + 2^3 + 2^4 + \dots + 2^n$	14	30	62	126	254	510	1022	2046
$K_1 = L_{\text{ШПУА-П}} / L_{\text{ШПУА}}$	2.3	3.75	6.2	10.5	18.1	31.8	56.7	102.3
$K_2 = L_{\text{ШПУА}} / L_{\text{ШПУА-П}}$	1.7	2.1	2.58	3.05	3.52	4.02	4.5	5.0

Висновок. На основі проведеного аналізу ефективності алгоритмів спектрального аналізу у різних базисах функцій було встановлено, що алгоритм швидкого перетворення з активним використанням пауз у базисі прямокутних функцій Уолша дозволяє визначити спектральний склад досліджуваного сигналу найбільш швидко. Використання такого алгоритму доцільно при дослідженні сигналів низької частоти, коли часу між надходженням відліків сигналу достатньо для проведення необхідних розрахунків.

Алгоритми спектральних перетворень можна реалізувати на базі цифрового процесора NM6403. Вибір потрібного базиса функцій можна провести шляхом заміни вагових коефіцієнтів, які записуються в комірки матриці пам'яті векторного співпроцесора NM6403.

1. <http://www.module.ru/>. 2. Dorosh N., Kuchmiy H. *Modeling of CPU-bloks of Microprocessor Systems. Proceedings 2-nd International Symposium on Microelectronics Technologies and Microsystems, Lviv, 1998, P. 171–174.*

Grzegorz BŁAD, Zenon HOTRA, Dariusz KLEPACKI, Jerzy POTENCKI

*Rzeszów University of Technology, Department of Electronic and Communication Systems,
W. Pola 2, 35-959 Rzeszów, Poland*

SIMULATION OF TEMPERATURE DISTRIBUTION IN THICK-FILM MULTILAYER STRUCTURES

© BŁAD G., HOTRA Z., KLEPACKI D., POTENCKI J., 2003

Сучасні товстоплівкові багат шарові структури, зокрема сенсорні пристрої часто вимагають високої робочої температури. Відомим прикладом таких систем є газові сенсори, які функціонують при температурах до 900 °С. Застосування товстоплівкової технології дозволяє отримувати нагрівачі з високими експлуатаційними параметрами. Наведено результати моделювання теплових полів для стандартних нагрівачів, які живляться постійною напругою, з використанням програм HYBTERM і PSPICE (класична дискретна модель Бюкена).

The modern thick-film multilayer structures (like sensor systems) often require the high operation temperature. The very good example of such structures are gas sensors. They operate in temperature even up to 900°C. The application of thick-film technology allow to obtain the heater systems with very good exploitation parameters. The paper presents results of temperature field simulations of the standard heaters (supplied by DC voltage) with using HYBTERM and PSPICE (classic discrete Beuken model) program.

1. Introduction

One of the most important features of thick-film technology is a big design flexibility of resistive elements. Additionally, very good heat conductivity of used substrates, low thermal capacity and possibility of resistive element geometry forming makes this technology an excellent solution for manufacturing of wide range of different heaters with given temperature distribution.