

## АРХИТЕКТУРА СВЕРХНАДЕЖНЫХ ЦЭМ.

Игнатъев М.Б., Торгашев В.А., Шкиртиль М.А.

В работе рассматривается архитектура цифровых вычислительных машин, устойчивых к множественным отказам элементов. При относительно невысокой начальной избыточности эти машины сохраняют без ремонта работоспособность на протяжении всего срока службы.

Использование интегральной технологии существенно повысило надежность элементов, из которых строятся современные вычислительные машины. Но имеющаяся в настоящее время тенденция к использованию машин в условиях без обслуживания (космос, труднодоступные станции) и для управления сложными процессами, где отказ машины может привести к катастрофическим последствиям (воздушное движение, линии связи) требует большей надежности, чем та, которая обеспечивается непосредственно надежностью элементов.

Методы, с помощью которых решается, в основном, эта задача, можно разделить на следующие группы: "горячее" резервирование, корректирующие коды, "холодное" резервирование.

Метод "горячего" резервирования предусматривает параллельное выполнение одной и той же задачи группой элементов и выбор правильного решения по большинству голосов. Такой принцип введения избыточности был теоретически обоснован Дж. фон Нейманом и развит У. Пирсом и Дж. Трайном [1,2]. Он обладает большой универсальностью, так как может использоваться на различных уровнях (от элементов до машин) и позволяет исправлять широкий класс ошибок. Но этот метод требует высокой избыточности (коррекция одиночных ошибок уже требует увеличения оборудования в 2-4 раза) и, кроме того, три резервирования на высоком уровне обеспечивает надежную работу лишь при небольшом числе отказавших элементов.

В течение некоторого времени большие надежды возлагались на корректирующие коды. Однако, как выяснилось, использование корректирующих кодов приводит к значительным аппаратным затратам, обеспечивая корректировку лишь определенного класса ошибок. Причем незначительное расширение этого класса приводит к резкому возрастанию затрат [3].

Широко распространены комбинированные методы повышения надеж-



ности. Так, в системе управления переключением линий связи System 250 применяется "холодный" резерв на уровне блоков в сочетании с корректирующими кодами [6], а в ЦВМ повышенной надежности SERF используется принцип смешанного резерва - удвоенное или утроенное количество модулей работает одновременно и имеется "холодный" резерв в виде запасных модулей. Такая система резервирования дает вероятность сохранения полной работоспособности 0,95 в течение 5 лет [7].

Все названные методы характерны тем, что избыточная аппаратура используется только для защиты от отказов.

В последнее время начинает формироваться новый подход к решению задачи повышения надежности.

С появлением больших интегральных схем стала реальной возможность создания устройств, содержащих большое число элементов, обрабатывающих информацию. Это мультипроцессорные машины, однородные среды, процессоры с большим количеством процессорных элементов, сети на базе микро- и минимашин. При отказе одного из элементов в таких машинах его функции могут распределяться между исправными элементами. При этом машина сохраняет непрерывную работоспособность лишь незначительно снижая некоторые параметры. Этот подход открывает возможность построения сверхнадежных машин при относительно невысокой избыточности.

Сверхнадежной мы будем называть такую вычислительную машину, которая сохраняет работоспособность при наличии множественных отказов элементов. Подобная машина обладает рядом необычных, с точки зрения теории надежности, свойств. Так например, для сверхнадежной машины чаще всего понятие отказа (выхода из строя) становится расплывчатым, неопределенным. Она не выходит полностью из строя при отказе элементов, а лишь несколько ухудшает свои параметры (производительность, объем памяти). Поэтому отказу машины соответствует ситуация когда величина по крайней мере одного из параметров становится ниже определенного порогового значения. Время безотказной работы сверхнадежной машины не зависит от числа элементов, входящих в ее состав, а определяется лишь надежностью исходных элементов и отношением пороговых значений параметров ЦВМ к начальным. Поэтому для любого заданного срока службы машины  $T$  можно легко определить необходимую начальную избыточность. Следует заметить, что, если  $T = \frac{1}{\lambda}$  (где  $\lambda$  - интенсивность отказов исходных элементов за один час), то начальная избыточность, как правило, не превышает двух, причем, при увеличении



числа элементов ЦВМ (неизбыточной) величина избыточности уменьшается. С ростом числа элементов избыточной машины увеличивается вероятность ее безотказной работы при постоянных значениях срока службы (не превышающего времени безотказной работы) и коэффициента избыточности. Какой же должна быть архитектура сверхнадежных ЦВМ ?

Очевидно, что такая машина должна состоять из большого числа относительно простых элементов (например, модулей памяти, ввода-вывода, микропроцессоров). Каждый из элементов выполняет лишь некоторую небольшую часть задачи (подобно решающим элементам в аналоговой машине). Структура связей между элементами зависит от решаемой задачи и, соответственно, может изменяться в ходе работы машины. Поэтому элементы ЦВМ соединяются между собой не непосредственно, а через коммутаторы. Структура такой машины напоминает структуру АТС, абоненты которой — исходные элементы (модули) ЦВМ. Однако, в отличие от коммутационного поля (КП) АТС, обеспечивающего лишь простейший тип соединений (два абонента между собой), коммутационное поле ЦВМ должно формировать любые типы связей, в том числе древовидные и сетевидные.

Управление сверхнадежной ЦВМ должно быть распределенным и децентрализованным, так как иначе отказ центрального устройства управления вызовет выход из строя всей машины. Децентрализация управления в структурном плане может быть обеспечена за счет использования многоуровневого секционированного КП ЦВМ. В пределах каждой секции любого уровня управление осуществляется одним из микропроцессоров, подключенных к этой секции. Этот микропроцессор называется администратором. Администратор организует обмен информацией между модулями своей секции и модулями соседних (по уровню) секций, управляет работой нижележащих уровней своей секции и выполняет приказы, поступающие от администратора вышестоящего уровня [4]. То есть, в такой машине организуется обычная иерархическая структура управления. Если какой-либо из администраторов выходит из строя, вышележащий администратор передает его функции любому свободному микропроцессору его уровня, подключенного к той же секции, либо администратору соседней секции. Во втором варианте образуется новая более крупная секция, что, естественно, несколько снижает производительность, так как увеличивается число объектов управления. Что же касается самого высокого уровня, то им управляет не один, а группа администраторов (административный совет), которые взаимно контролируют друг друга и могут большинством голосов



исключить отказавший администратор из совета, передав его функции любому свободному микропроцессору машины. Причем, если все микропроцессоры заняты, административный совет может объединить любую пару никележащих секций в одну секцию и использовать для своих целей освободившийся при этом микропроцессор.

В сверхнадежных ЦВМ должны предусматриваться различные методы контроля и диагностики (аппаратурный, алгоритмический, тестовый), позволяющие локализовать неисправность с точностью до модуля. Отключение неисправных модулей осуществляется с помощью КП (они исключаются из списка абонентов).

Применение ассоциативного метода поиска информации вместо адресного делает любую программу независимой от локализации элементов, участвующих в выполнении этой программы. Поэтому отключение неисправных элементов не требует внесения изменений в программы.

В заключение следует заметить, что до недавнего времени сверхнадежные ЦВМ могли рассматриваться лишь в теоретическом плане. Однако, появление больших интегральных схем позволило приступить к реальному проектированию таких ЦВМ. Один из конкретных вариантов в частности, рассмотрен в работе [5], представленной на настоящем симпозиуме.

#### Литература.

1. Нейман, Дж. Вероятностная логика и синтез надежных организмов из ненадежных компонент, в сб. Автоматы под ред. Шеннона и Маккарти, пер. с англ., М. 1956г.
2. Пирс, У. Построение надежных вычислительных машин, Мир, М. 1968г.
3. Торгашев В.А. Система остаточных классов и надежность ЦВМ, Сов. радио М., 1973г.
4. Торгашев В.А., Андрианов В.И., Бердников Л.И., Смирнов В.Б. Вопросы программного обеспечения ЦВМ с рекурсивной структурой, материалы III Всесоюзной конференции по проблемам "Однородные вычислительные системы и среды", Таганрог 1972г.
5. Торгашев В.А., Горбачев С.В., Сасковец В.Н. Обеспечение надежности СУВМ для АТС малой емкости. См. наст. сб.
6. Repton C.S. Reliability assurance for System 250, a reliable, real-time control system. "Comput. Commun.: Impacts and Implic. 1st. Int. Conf., Washington, D.C., 1972", New York, NY 1972, 297-305.
7. Stiffler J.J. The SERF fault-tolerant computer. "Intern. Symp. on fault-tolerant computing, 1973, Palo Alto, Calif., 23-26



## ОБЕСПЕЧЕНИЕ НАДЕЖНОСТИ СУВМ ДЛЯ АТС МАЛОЙ ЁМКОСТИ

Торгашёв В.А., Горбачёв С.В., Сасковец В.Е.

В работе рассматривается организация управляющей цифровой вычислительной машины с гибкой внутренней структурой, которая позволяет за счёт введения относительно небольшой избыточности обеспечить высоконадёжное функционирование машины в течение всего срока службы.

В современных электронных АТС имеет место тенденция к расширению и централизации функций, выполняемых устройствами управления, в качестве которых применяются специализированные управляющие вычислительные машины (СУВМ). По такому пути идут при создании устройств управления для АТС большой и средней ёмкости. Но введение централизованного управления значительно повышает требования к надёжности СУВМ. Поэтому для обеспечения надёжности управления в АТС большой и средней ёмкости управляющие ЦВМ дублируются. Для АТС малой ёмкости такое резервирование устройства управления является неприемлемым из-за его экономической неэффективности [1].

Использование рекурсивных вычислительных машин в качестве СУВМ позволяет кардинальным образом решить проблему обеспечения надёжности, как и ряд других проблем, возникающих при создании центрального устройства управления для АТС малой ёмкости. В общем случае рекурсивная вычислительная машина (РВМ) состоит из модулей 7 типов, объединённых в регулярную структуру. Каждый из модулей может быть выполнен в виде БИС с уровнем интеграции 2500-3000 компонент. Унифицированный ряд модулей состоит из модулей следующих типов: модуля микропроцессора (ММП), модуля оперативной памяти (МОП), модуля постоянной памяти (МПП), модуля ввода-вывода (МВВ), модуля коммутации (МК) и модуля соединительного (МС).

Основой РВМ любого уровня (ранга) является рекурсивное коммутационное поле (КП), образованное из МК. КП 1-ого ранга - прямоугольная матрица МК. С помощью МС, подключённых к периферийным МК с одной стороны прямоугольного КП, образуется коммутационное поле 2-ого ранга, состоящее из  $m$  КП 1-ого ранга. Может быть сформулировано рекурсивное правило "роста" коммутационного поля РВМ. Коммутационное поле ранга  $2k+1$  ( $k=0,1,2,\dots$ ) формируется из  $m$  КП ранга  $2k$ , подключённых к периферийным МК коммутационного поля 1-ого ранга. КП ранга  $2k$ , в свою очередь, состоит из  $m$  КП ранга  $2k-1$ , соединённых



между собой с помощью модулей МС, которые обеспечивают восстановление электрических параметров сигналов, а также выполняют функции диспетчера.

К периферийным МК коммутационного поля подключаются модули всех остальных типов. Ранг РВМ определяется рангом КП, являющегося его основой. РВМ низшего уровня, называемая рекурсией первого ранга, используется в качестве СУВМ для ультрамалых АТС (128 номеров). При увеличении ёмкости АТС возможно соответствующее наращивание структуры СУВМ за счёт подключения дополнительных рекурсий по указанному выше правилу без перестройки уже существующих рекурсий.

В отличие от внешней структуры РВМ, которая является в принципе перестраиваемой, но однозначно фиксируется при изготовлении, внутренняя структура РВМ — гибкая. Она определяется связями, проложенными между основными модулями в КП РВМ. Внутренняя структура непрерывно изменяется в ходе выполнения программы. Такая гибкость внутренних связей позволяет перейти в РВМ от абсолютных адресов, используемых в традиционных ЦВМ, к относительным. Благодаря гибкой внутренней структуре каждый микропроцессор может работать как независимо, так и совместно с другими ММП. Количество одновременно выполняемых программ в РВМ принципиально не ограничено и определяется числом вычислителей (ММП). Программирование на внутреннем языке РВМ инвариантно к числу элементов РВМ, объёму её внутренней памяти, числу внешних устройств. Поэтому при подключении новых рекурсий или добавлении новых программ старые программы остаются без изменения. Выполнение любой программы не привязано ни к определённому ММП, ни к определённому модулю памяти. Благодаря этому отказы отдельных модулей РВМ приводят лишь к некоторым потерям в производительности или объёме оперативной памяти, но не нарушают нормального функционирования всей РВМ в целом [2].

Проблема обеспечения надёжности СУВМ может быть расчленена на три: обнаружение неисправности, её локализация и устранение. Для обнаружения неисправности используются аппаратные методы встроенного контроля, причём осуществляется как контроль передачи информации по каналам связи между модулями и внутри них, так и контроль функционирования самих модулей. Для контроля передачи информации по каналам используется контроль по нечётности. Вся информация в РВМ передаётся 16-ти разрядными словами. В 17-ом разряде выдаётся контрольный символ, подтверждающий правильность приёма, в противном случае в нулевом разряде следующего цикла формируется сигнал прерывания. Контроль выполнения арифметических и логических операций в ММП может осуществляться двумя способами:



- контроль по модулю  $m$  с помощью остаточных кодов;
- контроль с использованием дублирования.

При осуществлении контроля по  $mod m$  в связи с особенностями ММ.

длительность выполнения логических операций увеличивается в 2 раза, кроме того схема контроля по аппаратурному составу получается больше схемы операционного блока. Поэтому контроль выполнения операций целесообразней осуществлять путём дублирования схемы сумматора и сравнения полученных результатов. В случае несовпадения результатов вырабатывается сигнал ошибки, который записывается в триггер неисправности модуля. В этот триггер записывается сигнал в случае обнаружения любой ошибки, возникающей в данном модуле. Таким образом, большинство наиболее вероятных одиночных и групповых ошибок обнаруживается сразу же после их возникновения.

Информация об ошибке передаётся в ММП, если эта ошибка имела место в модуле любого другого типа. Если неисправность выявлена в ММП, то информация об этом передаётся в ММП, который выполняет функции администратора. Администратор вводит в действие тестовую программу, проверяющую исправность участка рекурсии и производящую локализацию отказавшего модуля. Вначале производится повторное выполнение операции на тот случай, если произошёл случайный сбой. При выявлении систематической ошибки в любом модуле неисправный модуль отключается и не участвует в дальнейшей работе.

Отключение неисправных ММП, МВВ, МОП, МПП осуществляется теми МК, к которым подключены отказавшие модули. При отказе модуля постоянной памяти его можно заменить любым свободным модулем оперативной памяти, записав в него утраченную информацию из внешних устройств, либо из дубля отказавшего МПП. При выходе из строя модуля ввода-вывода в работу включается дублирующий его МВВ, находящийся в пределах этой же рекурсии. Кроме того, к каждому МВВ подключены шины связи от двух периферийных устройств управления разных коммутационных блоков КП АТС. Благодаря этому даже в случае отказа дублирующего МВВ или выхода из строя всей рекурсии возможно обслуживание вызовов абонентов, подключённых к данному коммутационному блоку, за счёт дублирования связи с периферийными устройствами в модуле ввода-вывода, принадлежащего другой рекурсии.

В случае обнаружения неисправности в коммутационном поле РЕМ с помощью тестов производится локализация неисправного модуля коммутации. Типичной неисправностью в коммутационном поле являются разрыв связи. По тестовой программе каждый МК в пределах одной рекурсии, где произошёл разрыв, сравнивает состояние своих полюсов (исправен или нет) с состояниями соответствующих полюсов соседних



модулей коммутации. Те полюса, состояния которых не совпадают, переводятся в состояние неисправности, а линия, в состав которой входили неисправные полюса, разрушается и прокладывается вновь через исправный участок коммутационного поля. Если вышло из строя устройство управления МК или неисправность его такова, что может помешать работе четырёх связанных с ним МК, то по той же тестовой программе все МК, примыкающие к отказавшему модулю, отключают от него свои линии, переводя соответствующие им полюса в состояние неисправных. В результате исключается возможность прокладки пути через неисправный модуль. Точно также происходит отключение отказавшего модуля любого типа.

При отключении неисправных модулей не приходится вводить никаких изменений в программы, так как любая программа не привязывается к каким-либо конкретным модулям РВМ и может выполняться в любом участке РВМ, в том числе и в различных рекурсиях. Наличие определённой аппаратурной избыточности в РВМ позволяет чисто программными средствами продублировать те участки программы, к которым предъявляются повышенные требования по надёжности. Программа может выполняться одновременно в различных рекурсиях и тогда, когда не имеется возможности обнаружить ошибку аппаратурными средствами.

На основании анализа алгоритмов работы СУВМ вводится примерно 10% аппаратурная избыточность для обеспечения надёжности в рекурсии I-ого ранга. Для хранения всего массива данных используется зонная организация структуры памяти. Каждая зона памяти выполнена на линейке памяти, состоящей из связанных между собой модулей памяти и имеющей по крайней мере два независимых выхода на коммутационно поле рекурсии. Те зоны памяти, надёжность доступа к которым особенно важна, организуются на линейках памяти, каждый модуль которых связан с периферийным модулем коммутации, а сами зоны памяти дублируются в различных рекурсиях. Кроме того, имеется оперативное ЗУ, выполненное в виде нескольких линеек МОП, которые в случае необходимости являются резервными для всех зон памяти.

Результаты оценки параметров РВМ для АТС в диапазоне ёмкости от 128 до 2048 абонентов показывают, что даже с введением такой аппаратурной избыточности в СУВМ для АТС 128 номеров число модулей управляющей машины, приведённых к одному абоненту станции, оказывается немногим больше полтора. С ростом ёмкости АТС эффективность использования СУВМ увеличивается, что позволяет вводить большую аппаратурную избыточность с целью увеличения живучести машины. Так для АТС ёмкостью 1024 номера (для неё в качестве СУВМ



используется неполная рекурсия 3-его ранга при  $m = 4$ ) соотношение числа модулей РВМ и числа абонентов становится меньше единицы. Здесь уже имеется возможность для резервирования использовать, например, дополнительную рекурсию I-ого ранга. Таким образом, путём введения определённой избыточности, при которой эффективность использования РВМ остаётся высокой, можно обеспечить безотказную работу СУВМ в течение всего срока службы без всякого ремонта.

Следует отметить, что вводимая аппаратурная избыточность за счёт присущей внутренней структуре РВМ большой гибкости используется в целях увеличения производительности машины. Бивучность же СУВМ обеспечивается тем, что отказы отдельных элементов РВМ приводят лишь к некоторым потерям в быстродействии и объёме памяти, но не нарушают нормального функционирования СУВМ.

Литература :

1. Игнатъев М.Б., Кисельников В.М., Сасковец В.М., Торгашёв В.А. Некоторые принципы организации управляющей машины АТС малой ёмкости. Сб.: "Информационные сети и автоматическая коммутация", М., "Наука", 1973.

2. Торгашёв В.А., Андрианов В.И., Бердников Л.И. Цифровые вычислительные машины с рекурсивной структурой. "Материалы 2-ой конференции молодых учёных и специалистов по проблемам кибернетики", Л., 1971.



## ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО

## С ОБЕСПЕЧЕНИЕМ УСТОЙЧИВОСТИ К ОТКАЗАМ ЭЛЕМЕНТОВ.

Торгашев В.А., Шкиртиль В.И., Шкиртиль М.А.

В работе рассматривается структура ассоциативного запоминающего устройства, сохраняющего работоспособность в случае многократных отказов элементов.

Надежность запоминающего устройства в значительной мере определяет надежность вычислительной машины и ее стоимость в целом. Это объясняется тем, что отказ в устройстве управления ЗУ вызывает серьезные нарушения работы, приводящие к невозможности выполнения ЗУ своих функций.

В современных интегральных схемах отказ, как правило, является групповым, то есть захватывает несколько элементов схемы. Это еще в большей мере затрудняет контроль, увеличивает оборудование и удорожает устройство. При этом, в случае отказа ЗУ на значительное время выходит из строя, если не принять соответствующие меры. Это время необходимо для замены или ремонта устройства либо для модификации адресов в программе с учетом отказа [1].

Одним из возможных способов повышения надежности является использование ассоциативных способов поиска информации. Хранящиеся в ассоциативном запоминающем устройстве данные не привязаны к конкретным физическим адресам. Поэтому любая отказавшая ячейка такого ЗУ может быть заменена другой, причем никаких изменений программы при этом не требуется.

Рассмотрим один из вариантов АЗУ, которое сохраняет работоспособность даже при многократных отказах. Все запоминающее устройство разбито на полуавтономные запоминающие модули, обеспечивающие хранение 32 - 128 байт информации. Для обеспечения требуемой высокой надежности и для согласования структуры ЗУ и структуры данных вводятся специальные коммутационные модули, обеспечивающие объединение всех модулей памяти в единую систему. Коммутационные модули позволяют образовывать из модулей памяти сетевидные и древовидные структуры. Каждая ветвь такой древовидной зоны памяти имеет номер, позволяющий обращаться к любому элементу зоны. Важно отметить, что в подобном запоминающем устройстве может одновременно существовать несколько древовидных зон и к каждой из них обращение ведется независимо [2].



Для обеспечения высокой надежности необходимо определить наличие отказа, локализовать его и, если возможно, устранить. Использование последовательного принципа передачи информации дает возможность осуществить ввод, вывод и передачу данных по одному каналу, что существенно упрощает задачу контроля.

Сочетание аппаратного и алгоритмического контроля позволяет при относительно небольших затратах с высокой степенью достоверности обнаруживать наличие отказа. Аппаратурный контроль обеспечивается в основном контролем на четность. Здесь мы не будем рассматривать вопросы восстановления информации. Это является отдельной задачей, которая может решаться с помощью использования корректирующих кодов или повторных расчетов.

Модульная структура АЗУ и наличие в каждом модуле самостоятельного устройства управления позволяет с помощью тестовых программ осуществить локализацию неисправности с точностью до модуля или даже отдельных его узлов. Например, введение схемы исключения отказавшего регистра матрицы памяти, по сложности эквивалентной сдвигающему регистру, позволяет выделить и исключить из матрицы памяти отдельные отказавшие регистры. Поскольку используются запоминающие модули небольшой емкости, то нет необходимости выявлять отказ с точностью до отказавшего элемента.

Особо можно выделить отказы, вызывающие обрыв или генерацию единиц в канале связи. Передача команд, в том числе и тестовых, или данных при этом оказывается невозможной. Для выявления таких отказов в командах отводится специальный разряд и исключаются кодовые комбинации, содержащие одни единицы.

Все модули имеют устройства, позволяющие выявить такие отказы и перейти в автономный режим локализации неисправности. При этом производится разрушение всего канала связи и, тем самым, локализуется модуль, в котором произошел отказ. Если отказ произошел в запоминающем модуле, то он исключается из дальнейшей работы. При отказе в коммутационном модуле отключаются полюса, принимавшие участие в образовании канала. Исключение из работы производится присвоением признака занятости либо модулю памяти, либо полюсам коммутационного модуля.

Устройства управления модулями оказываются достаточно сложными, в связи с этим ряд отказов в них не удается выявить с помощью простых схем аппаратного контроля. Поэтому целесообразно использовать алгоритмический контроль. В некоторых случаях может



оказаться предпочтительным вместо алгоритмического контроля осуществлять проверку завершившей работу зоны с помощью тестовых программ. Это обеспечит выделение неисправных модулей перед переводом модулей, входивших в организованную зону памяти в свободное состояние. При обнаружении отказа в данной древовидной зоне АЗУ производится прекращение выполнения программы, локализуется неисправный модуль или узел, после чего все модули кроме тех, в которых произошел отказ в устройстве управления, переводятся в свободное состояние. Вновь организуется зона памяти, и программа начинает выполняться сначала.

В качестве примера можно рассмотреть АЗУ емкостью 16 Кбайт. Для его реализации с помощью запоминающих модулей емкостью 32 байта потребуется 500 модулей памяти. Будем считать, что отказы в устройстве управления модулем и матрице памяти равновероятны. Если в таком АЗУ произойдет 100 отказов элементов, то из строя выйдет примерно 53 модуля, что составляет немногим более 10% всех модулей памяти, входящих в состав ЗУ.

Считая, что интенсивность отказов запоминающих модулей  $\lambda = 10^{-6}$  1/час и АЗУ из 500 модулей обеспечивает выполнение задачи (при этом производительность машины, безусловно, снижается) в случае выхода из строя 50 модулей, можно считать, что такое ЗУ будет работоспособно в течение примерно 12 лет.

Если же снижение производительности нежелательно или недопустимо такую же надежность запоминающего устройства можно обеспечить введением 10% избыточности по числу запоминающих модулей.

#### Литература.

1. Селлерс, Ф., Методы обнаружения ошибок в работе ЭЦВМ., изд. Мир, М., 1972г.
2. Торгашев В.А., Шкиртиль В.И., Ассоциативное запоминающее устройство с распределенным управлением., III совещание по логическому синтезу в дискретных однородных средах, тезисы докладов, изд. Института проблем передачи информации АН СССР, Рязань, 1974г.

Подписано к печати 30.04 74 Т - 09240

ЛИАП Зак.289-500 6.05.74г.