

УДК 621.31

Б.А. Мандзій*, А.Я. Бенч*, І.В. Васильцов#

*Національний університет "Львівська політехніка",
кафедра теоретичної радіотехніки та радіовимірювань#Тернопільська академія народного господарства,
інститут комп'ютерних інформаційних технологій

АНАЛІЗ МАТЕМАТИЧНОЇ МОДЕЛІ ЗБОЮ ЛОГІЧНОГО ЕЛЕМЕНТА ІЗ ВИКОРИСТАННЯМ МОДЕЛІ РЕЗИСТИВНО-ІНДУКТИВНОЇ ЗАВАДИ

© Мандзій Б.А., Бенч А.Я., Васильцов І.В., 2002

Розглянуто використання нової резистивно-індуктивної моделі внутрішніх завад у кристалах інтегральних схем для побудови моделі збою логічного елемента. Досліджено вплив електричних параметрів логічного елемента, конструктивно-технологічних параметрів мікросхем та температури навколишнього середовища на ймовірність збою при перемиканні логічного елемента.

New model of resistance-inductance noise in VLSI chips was used to build model of soft faults of logical gate. Dependences of soft fault probability of single logical gate from electrical characteristic of logical gate, layout of integrated circuit and environment temperature had been investigated.

Будь-які цифрові пристрої (ЦП), які нині знаходять широке використання в усіх галузях радіоелектроніки, працюють в умовах постійної присутності завад. Завади можуть мати як внутрішнє, так і зовнішнє походження. Інтенсивність зовнішніх завад часто можна зменшити за допомогою належного конструктивного виконання ЦП - застосування екранування, стабілізації напруги живлення тощо, - в той час коли внутрішні завади виникають внаслідок роботи самих логічних елементів (ЛЕ), із яких складаються ЦП, та їх взаємного впливу.

За останні роки спостерігається надзвичайно швидкий прогрес у галузі розробки, використання, виготовлення цифрових інтегральних схем (ІС). Огляди мікропроцесорної техніки, які регулярно проводяться у журналах "Компьютерное обозрение", "Chip", "Spectrum" ще раз довели справедливність емпіричного закону Мура - складність мікропроцесорної техніки подвоюється кожні 18 місяців. Рівень інтеграції ЦП невпинно збільшується, кількість ЛЕ на одному кристалі постійно зростає, розмір базових комірок зменшується, частота їх перемикання зростає, а напругу живлення ЛЕ розробники стараються зробити якомога меншою, щоб зменшити нагрівання кристала та продовжити час роботи мобільних ЦП, використання яких набуває все більшої популярності. Подібні тенденції у розвитку ЦП сприяють лише зростанню внутрішніх завад і їх вивчення та врахування при проектуванні апаратури набувають все більшої актуальності.

Можна виділити два основні підходи до вивчення впливу внутрішніх завад: ймовірно-статистичний та розрахунковий. Перший підхід є апостеріорним і ґрунтується на вивченні результатів випробувань великої кількості мікросхем (а це десятки, сотні тисяч

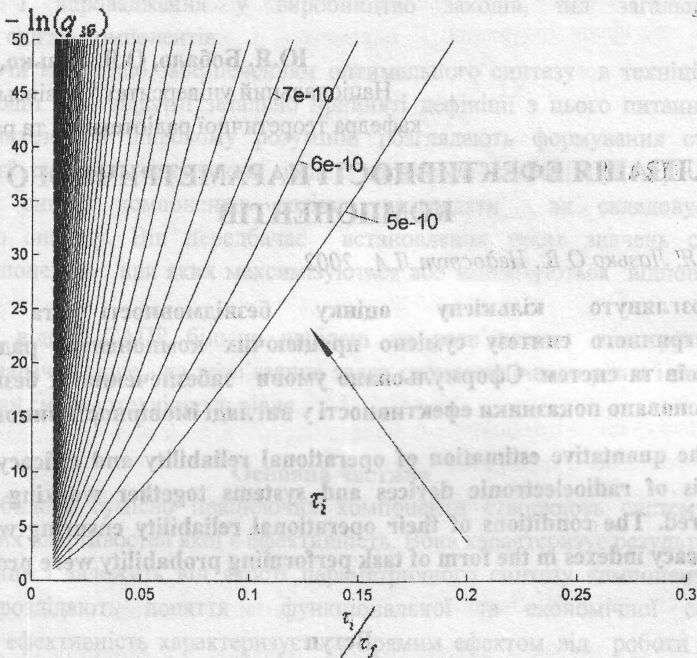


Рис.9. Залежність імовірності відмов від тривалості імпульсу (τ_i) та відношення тривалості імпульсу до тривалості фронту (τ_i / τ_f).

1. Шубинский И.Б., Пивень Е.Н. Расчет надежности ЭВМ. - Киев: Техника, 1979.
2. Шубинский И.Б. Расчет надежности цифровых устройств. - М.: Знание, 1984.
3. Бобало Ю.Я., Капустий Б.О., Мандзій Б.А. Функціональна надійність цифрових пристроїв. - Львів: Держуніверситет "Львівська політехніка", 1997.
4. Преснухин Л.Н., Шахнов В.А. Конструирование электронных вычислительных машин и систем. - М.: Высш. шк., 1986.
5. Васильцов И.В. Розробка математичних моделей та програмних засобів оцінки показників функціональної надійності цифрових пристроїв: Дис. канд. тех. наук: 05.13.12. - Львів, 1998.
6. Васильцов И., Мандзій Б., Бенч А. Розподіл напруги завади в матричних ВІС з ортогональною топологією шин живлення та заземлення // Вісник державного університету "Львівська політехніка". - 2001.- №415.- с.88-99.
7. Vasiltsov I., Mandziy B., Bench A. Distribution of the Noise Voltage in the Matrix VLSI with Orthogonal Topology of Power Supply Feeding // Proceedings of the International Conference "The Experience of Design and Application of CAD Systems in Microelectronics". - Lviv-Slavsko, 2001. - p.98.
8. Б.Мандзій, І.Васильцов, А.Бенч. Модель внутрішньої резистивно - індуктивної завади у кристалах мікросхем // Актуальні проблеми теоретичної електротехніки: наука і дидактика. Доповіді. - Львів, 2001 - ст. 54-58.
9. Файзулаев Б.Н., Шагурина И.И., Кармазинский А.Н. и др. Быстродействующие матричные БИС и СБИС. Теория и проектирование / Под общей редакцией Б.Н. Файзулаева и И.И. Шагурина. - М.: Радио и связь, 1989. - 304с.
10. Данилов Р.В., Ельцова С.А., Иванов Ю.П. и др. Применение интегральных микросхем в электронной вычислительной технике: Справочник / Под ред. Б.Н. Файзулаева, Б.В. Тарабина. - М.: Радио и связь, 1986.