

ТЕОРІЯ І МЕТОДИ ПРОЕКТУВАННЯ СКЛАДНИХ СИСТЕМ

УДК 681.322

П.В. Тимощук, М.В. Лобур
Національний університет "Львівська політехніка",
кафедра систем автоматизованого проектування

ГЛОБАЛЬНО СТІЙКА АНАЛОГОВА НЕЙРОННА СХЕМА ІДЕНТИФІКАЦІЇ МАКСИМАЛЬНИХ СИГНАЛІВ

© Тимощук П.В., Лобур М.В., 2005

Пропонується нова аналогова нейронна схема, яка визначає більший з трьох невідомих вхідних сигналів. Загальну структуру схеми утворюють впорядковані у вигляді двійкового дерева мережі типу Хопфілда другого порядку та логічні вузли. Матриця зв'язків схеми належить до класу діагонально-стабільних блочно-діагональних матриць. Активаційні функції є кусково-лінійними або сигмоїдними. Наведено математичне обґрунтування коректного функціонування схеми на основі єдиності та глобальної стійкості встановленого режиму, приклад моделювання та відповідні результати.

New analog neural circuit determining maximal from three unknown input signals is proposed. The general circuit structure is a binary tree arrangement of second order Hopfield type networks and logic nodes. The connection matrix belongs to the class of diagonally stable block diagonal matrices and the activation functions are piecewise linear or sigmoidal. The mathematical justification of correct circuit functioning on the basis of uniqueness and global stability of the steady state, modeling example and corresponding results are given.

Формулювання проблеми. Нехай задано N дійсних чисел від b_1 до b_N , $N > 1$, що лежать у діапазоні $[b_{\min}, b_{\max}]$, як вхідних сигналів схеми і необхідно ідентифікувати максимальне з них. Скаляри b_{\min} та b_{\max} є мінімальним та максимальним значеннями усіх можливих дій відповідно. Припустимо, що сигнали не рівні між собою і впорядковані у послідовності спадання за величиною, тобто

$$b_{\max} = b_l > b_k > \dots > b_r = b_{\min}, \quad (1)$$

де N різних індексів l, k, \dots, r належать до множини $1, \dots, N$, а компоненти вектора $b = (b_1, \dots, b_N)$ – впорядковані. Необхідно сконструювати нейронну схему, яка обробляє вектор вхідних сигналів b , так, що після певного часу збіжності отримують відповідний вектор вихідних сигналів w такий, що

$$w_l > 0; w_j < 0 \quad (2)$$

для всіх $j \in 1, 2, \dots, N$ та $j \neq l$. Для заданого вектора b , який задовольняє умову (1), нерівності (2) відображають необхідну властивість схеми, тобто що лише компонент w_l буде позитивним вихідним сигналом.

Застосування нейронних мереж визначення максимальних сигналів. Сформульована проблема є ключовою при створенні нейронних мереж прийняття рішень, розпізнаванні зображень та конкуруючого навчання. Цей тип задач природно виникає при розробленні нейронних схем класифікаторів та класифікації зображень. Схеми, які дають розв'язання поставленої проблеми, використовують у сортувальних мережах із застосуванням у менеджменті баз даних, при конструюванні мікросхем великої інтеграції та у цифровій обробці сигналів. Такі схеми застосовують у телекомунікаціях, зокрема, для керування пакетними перемикачами даних [1].

Аналіз відомих розв'язань проблеми. Існують різні нейронні мережі визначення максимальних сигналів, які можуть бути об'єднані у дві групи [2–5]. До першої групи входять нейронні мережі типу Хопфілда [6]. Такі мережі не забезпечують єдиної точки рівноваги, а тому їхні вихідні сигнали можуть набувати суперечливих значень або ж ці мережі містять занадто багато обмежень на значення параметрів для отримання коректних вихідних сигналів [6, 7]. Мережі потребують наявності всіх затримуючих взаємозв'язків, а тому з погляду схемної реалізації відзначаються надлишковою складністю. При обробці множин вхідних сигналів мережі потребують додаткового режиму відновлення вихідних сигналів, реалізація якого пов'язана з необхідністю додаткового апаратного забезпечення і додаткового часу на виконання процедури відновлення, що зменшує швидкість обробки сигналів.

Друга група об'єднує мережі, що базуються на аналогових компараторах як, наприклад, “feed forward” нейронна мережа типу “binary tree” [7]. У зв'язку з тим, що такі мережі реалізуються на основі компараторів, вони мають невисоку точність обробки сигналів, оскільки компаратор, що не має зворотного зв'язку, є чутливим до змін температури довкілля і на практиці має обмежену точність обробки неточно заданих сигналів. З іншого боку, швидкість збіжності до встановленого режиму вихідних сигналів нейронних мереж, побудованих на компараторах високої точності, є низькою. Високошвидкісні компаратори мають низьку роздільну здатність стосовно вхідних сигналів.

Нерозв'язаними проблемами наявних нейронних схем ідентифікації максимальних сигналів залишається забезпечення глобальної стійкості їхнього функціонування, а отже, однозначності отримання вихідних сигналів схем, високої роздільної здатності стосовно вхідних сигналів та відсутності необхідності періодичного обнулення вихідних сигналів перед поданням нових вхідних сигналів. У статті пропонується нова нейронна схема неперервного часу, вихідні сигнали якої мають властивість глобальної стійкості, а тому вона надійно визначає максимальні за величиною сигнали. Схема має теоретично нескінченну роздільну здатність стосовно вхідних сигналів і не потребує обнулення вихідних сигналів.

Побудова нейронної схеми ідентифікації максимальних сигналів. Для побудови нейронної схеми неперервного часу, призначеної для ідентифікації максимальних за величиною сигналів, використаємо як будівельний вузол аналогову нейронну мережу типу Хопфілда, яка описується диференціальним рівнянням другого порядку виду [8, 9]:

$$\dot{u} = s[-lu + TG(\lambda u) + b], \quad (3)$$

де $u = (u_1, u_2)^T$ та $b = (b_1, b_2)^T$ – стани мережі та вхідні сигнали відповідно; $l > 0$ – скаляр, який відповідає вхідній провідності нейрона $\frac{1}{R}$; $p > 0$ – скаляр, який відповідає вхідній ємності

нейрона $\frac{1}{C}$; $\lambda > 0$ – коефіцієнт підсилення активаційної функції $G(\cdot)$; матриця взаємозв'язків

$$T = \begin{pmatrix} -a & -p \\ -p & -a \end{pmatrix} \quad (4)$$

є діагонально-стабільною симетричною з $a > p > 0$, а також діагонально-домінантною з конкуруючою структурою [10];

$$-1 \leq b_i \leq 1; i = 1, 2; b_i \neq b_j; G(u) = (g(u_1), g(u_2))^T; G: R^2 \rightarrow [-1, 1]^2; \quad (5)$$

функція G – локально неперервна за Ліпшицем та нелінійно діагональна; $g(0) = 0$;

$$\frac{g(u_1) - g(u_2)}{u_1 - u_2} \leq 0 \quad (6)$$

для всіх $u_1, u_2 \in R, u_1 \neq u_2$.

В [11] показано, що вихідні сигнали мережі, яка описується рівнянням (3), мають єдиний встановлений режим, який є глобально стійким. Сформульовано необхідну умову існування властивості (2) у такій мережі для будь-яких вхідних сигналів $b_i \in [-1,1]$ у вигляді

$$2(a - p) < |b_1 - b_2| \leq 2, \quad (7)$$

де $|b_1 - b_2| = r$ – роздільна здатність мережі. Показано, що за умови (7) існують такі значення параметрів $l > 0, \lambda > 0$ та $a > p > 0$, що вихідні сигнали моделі (3) мають єдиний стійкий встановлений режим, який демонструє властивість (2) для будь-яких вхідних сигналів $-1 \leq b_i \leq 1, b_i \neq b_j, i=1,2$. Розроблено методику визначення незалежних параметрів p, l та λ (параметр a залежить від решти параметрів, а параметр s має вплив на вихідні сигнали моделі (3) лише у перехідних режимах) за допомогою евристичного пошуку [9,11]. Щоб уникнути виконання виснажливого евристичного пошуку, задача параметричного синтезу трансформована до проблеми оптимізації і розв’язується за допомогою простих генетичних алгоритмів [12]. Для цього сконструйовано цільову функцію у формі, придатній для використання у генетичних алгоритмах. Сформульовано проблему оптимізації з обмеженнями, яку трансформовано до проблеми оптимізації без обмежень на основі методу штрафних функцій. Розв’язавши проблему оптимізації, визначають значення параметрів l, p, λ , які гарантують існування властивості (2) нейронної мережі для будь-яких вхідних сигналів у максимально можливому діапазоні їхньої зміни $[b_{\min}, b_{\max}]$. Отриманий діапазон може бути використаний як обмеження, які повинні застосовуватись для вхідних сигналів нейронної мережі. Розроблено функціональну блок-схему числового розв’язувача проблеми оптимізації, який функціонує на основі простих генетичних алгоритмів. Розроблено функціональну блок-схему нейронної мережі, яка реалізує розв’язувач проблеми оптимізації [13].

Синтезуємо на основі мережі, яка описується моделлю (3), нейронну схему для обробки трьох вхідних сигналів b_1, b_2 та b_3 . Математичну модель такої схеми подамо у вигляді

$$\begin{aligned} \bullet \\ u_1 &= -lu_1 - ag(\lambda u_1) - pg(\lambda u_2) + b_1; \\ \bullet \\ u_2 &= -lu_2 - pg(\lambda u_1) - ag(\lambda u_2) + b_2; \\ \bullet \\ u_3 &= -lu_3 - ag(\lambda u_3) - pg(\lambda u_4) + b_3; \\ \bullet \\ u_4 &= -lu_4 - pg(\lambda u_3) - ag(\lambda u_4) + b_4^*; \\ u_1(0) &= u_1^0; u_2(0) = u_2^0; u_3(0) = u_3^0; u_4(0) = u_4^0, \end{aligned} \quad (8)$$

де додатковий сигнал b_4^* визначається як

$$b_4^* := \begin{cases} b_1, & \text{якщо } u_1^* > 0; \\ b_2, & \text{якщо } u_1^* \leq 0, \end{cases}$$

а вихідні сигнали схеми подаються у вигляді

$$w_i := \begin{cases} 1, & \text{якщо } |b_i - d| < r; \\ 0, & \text{якщо } |b_i - d| \geq r; i=1,2,3 \end{cases}$$

та

$$d := \begin{cases} b_3, & \text{якщо } u_3^* > 0; \\ b_2, & \text{якщо } u_3^* \leq 0. \end{cases}$$

Як можна побачити, модель (8) містить чотири звичайні диференційні рівняння та п’ять логічних умов. Відповідна функціональна схема показана на рис. 1. Згідно з рис. 1 та моделлю (8)

додатковий сигнал b^*_4 дорівнює вхідному сигналу b_1 або b_2 залежно від знаку u^*_1 , який визначається логічним вузлом "Switch1". Якщо $u^*_1 > 0$, тобто більшим серед вхідних сигналів b_1 та b_2 є b_1 , тоді значення b^*_4 встановлюється таким, що дорівнює b_1 і вхідний сигнал b_1 передається з першого до другого блока. Якщо $u^*_1 < 0$ та $u^*_2 > 0$, а отже, більшим сигналом є b_2 , тоді значення b^*_4 встановлюють таким, що дорівнює b_2 , і вхідний сигнал b_2 передається з першого до другого блока. В результаті у другому блоці як вхідний сигнал b^*_4 використовують більший вхідний сигнал першого блока. Переможець, b_1 або b_2 , визначається у встановленому режимі вихідного сигналу першого блока після завершення перехідного режиму. Тому протягом перехідного режиму значення b^*_4 може бути некоректним якщо, наприклад, $b_1 > 0$ та $b_2 > 0$ або $b_1 < 0$ та $b_2 > 0$. Однак у встановленому режимі перший блок завжди буде мати коректні знаки u^*_1 та u^*_2 і, як результат, сигнал b^*_4 в "Switch1" отримає коректне значення переможця b_1 або b_2 на основі відповідної логічної умови моделі (8).

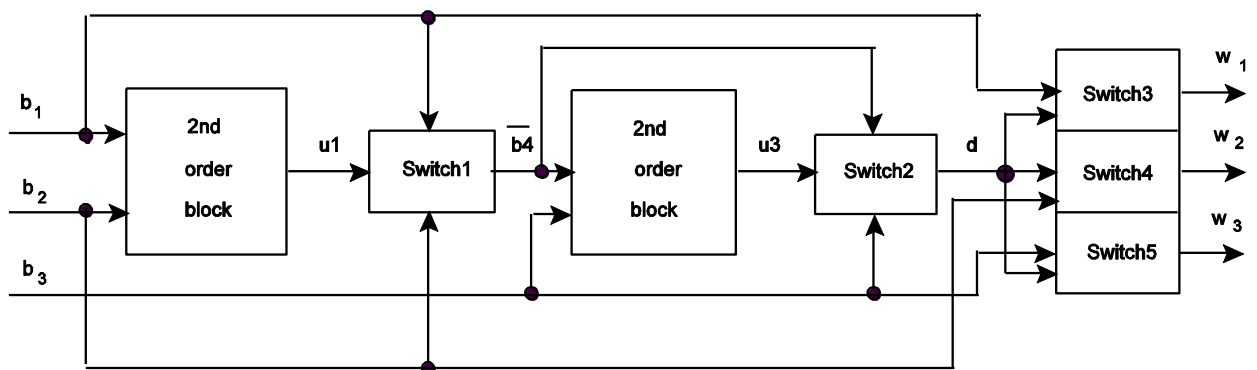


Рис. 1. Нейронна функціональна схема ідентифікації максимального з трьох сигналів.

Подібно значення вхідного сигналу переможця другого блока b_3 або b^*_4 встановлюють таким, що дорівнює d . Потім значення сигналу d , яке відповідає найбільшому вхідному сигналу серед вхідних сигналів b_1, b_2 та b_3 , використовується у логічних вузлах "Switch3", "Switch4" та "Switch5", які функціонують на основі відповідних логічних умов моделі (8), визначаючи вихідний сигнал переможця w_i . В результаті значення w_i встановлюють таким, що дорівнює "одиниці", що відповідає значенню максимального вхідного сигналу, а решта вихідних сигналів встановлюють такими, що дорівнюють нулю.

Як вихідні сигнали схеми можна отримувати оригінальні максимальні значення відповідних вхідних сигналів, використавши співвідношення

$$w_i^* := \begin{cases} b_i, & \text{якщо} & |b_i - d| < r; \\ 0, & \text{якщо} & |b_i - d| \geq r; i = 1, 2, \dots, N. \end{cases}$$

Позитивний вихідний сигнал для переможця та негативні вихідні сигнали для решти вхідних сигналів також можуть бути отримані. У такому разі вихідні сигнали можуть бути оброблені відповідно до виразу:

$$w_i^* := \begin{cases} b_i + e, & \text{якщо} & |b_i - d| < r; \\ b_i - e, & \text{якщо} & |b_i - d| \geq r; i = 1, 2, \dots, N, \end{cases}$$

де $e = 0.5(b_{\max} - b_{\min})$. Відмітимо, що в останньому випадку у встановленому режимі властивість збереження впорядкування вхідних сигналів схеми стає явною.

На основі триманих результатів може бути сформульована така лема.

Лема. *Нейронна схема, яка відповідає моделі (8), призначена для обробки трьох вхідних сигналів b_1 , сконструйована на основі мереж Хопфілда другого порядку з діагонально-стабільною матрицею зв'язків, демонструє властивість (2); відповідний встановлений режим вихідних сигналів моделі (8) – єдиний і глобально стійкий.*

Доведення. Функціонування схеми ґрунтується на поведінці у встановлених режимах індивідуальних мереж другого порядку, які мають властивість (2) і розміщуються у формі структури “feed forward binary tree”. Це означає, що більший з двох вхідних сигналів передається вперед по структурі, яка описується рівняннями (8), у результаті чого визначається максимальний з трьох вхідних сигналів $\{b_1, b_2, b_3\}$. Оскільки мережі другого порядку не мають зворотних зв'язків, а структура схеми є блочно-діагональною з мережами другого порядку на діагоналі, тому після певних перехідних процесів у встановленому режимі забезпечується глобальна стабільність стану рівноваги. Цей єдиний стан рівноваги відповідає розв'язку (2).

У векторній формі модель (8) може бути подана у вигляді диференційного рівняння (3), де у такому разі

$$\begin{aligned} u &= [u_1, u_2, u_3, u_4]^T; \\ G(\lambda u) &= [g(\lambda u_1), g(\lambda u_2), g(\lambda u_3), g(\lambda u_4)]^T; \\ b &= [b_1, b_2, b_3, b_4^*]^T; \\ T &= \begin{pmatrix} -a & -p & 0 & 0 \\ -p & -a & 0 & 0 \\ 0 & 0 & -a & -p \\ 0 & 0 & -p & -a \end{pmatrix}. \end{aligned}$$

Час обробки сигналів. Повний час обробки вхідних сигналів нейронною схемою, яка описується моделлю (8), залежить від затримок реакцій блоків інтегрування та логічних вузлів, з одного боку, та значень вхідних сигналів – з іншого. Тому повний час обробки може коливатись від суми затримок на логічних вузлах в одному з найкращих випадків до суми затримок на логічних вузлах та блоках інтегрування в одному з найгірших випадків. Отже, повний час обробки сигналів описаною схемою можна подати як

$$\sum_{k=1}^{\log_2 N} T_s^k \leq T \leq \sum_{k=1}^{\log_2 N} (T_c^k + T_s^k) + T_s^N, \quad (9)$$

де T_c^k та T_s^k – затримки k -го блока інтегрування та логічного вузла відповідно. Відзначимо, що типовий час реакції логічного вузла коливається від кількох наносекунд до кількох сотень наносекунд [4], а тому затримками логічних вузлів порівняно із затримками блоків інтегрування можна практично знехтувати.

Неважко переконатись у тому, що найтриваліші затримки моделі нейронної мережі, призначеної для обробки трьох вхідних сигналів (8), виникають при таких вхідних сигналах: $b_1 > 0, b_2 > 0, b_3 > 0$ та $b_3 < b_1 < b_2$ або $b_1 < b_2 < b_3$ або $b_3 < b_2 < b_1$ або якщо вхідні сигнали схеми $b_1 < 0, b_2 < 0, b_3 < 0$ та $b_1 > b_2 > b_3$ або $b_2 < b_3 < b_1$ або $b_2 < b_3 < b_1$. Найкоротші затримки існують, якщо, наприклад, $b_1 > 0, b_2 < 0, b_3 < 0$ або коли $b_1 > 0, b_2 > 0, b_3 < 0$ та $b_1 > b_2$.

Під час найбільших затримок кожна мережа другого порядку демонструє “правильні знаки” станів лише у встановленому режимі після перехідних режимів. Позначимо через b^{k_1} та b^{k_2} перший та другий вхідні сигнали k -ї мережі відповідно. Тоді, до досягнення усталеного режиму, протягом перехідних процесів знаки b^{k_1} та b^{k_2} у найгіршому випадку будуть однаковими, тобто $b^{k_1} > 0$ та $b^{k_2} > 0$ або $b^{k_1} < 0$ та $b^{k_2} < 0$. Однак у багатьох випадках мережі другого порядку формують коректні знаки станів раніше і підтримують їх протягом перехідних процесів та після

їхнього закінчення у встановленому режимі. У таких випадках загальний час реакції нейронної схеми буде меншим. Відзначимо, що згідно з результатами експериментальних досліджень, у багатьох випадках мережі другого порядку формують коректні знаки станів відразу після їхнього розщеплення на позитивні та негативні значення, що скорочує загальний час обробки сигналів.

Часом обробки сигналів можна керувати, змінюючи затримку блоків інтегрування T_c^k . Це може здійснюватись за допомогою зміни значень параметра s моделі (8), оскільки стани є глобально стійкими і прямують до єдиного встановленого режиму. Швидкість збіжності зростає, якщо значення параметра s збільшуються. Отже, для того, щоб збільшити швидкість перехідних процесів станів моделі (8), тобто зменшити час обробки, необхідно збільшити значення s . Очевидно, що величина s обмежується проблемами реалізації великого коефіцієнта підсилення. Тому значення s повинно вибиратись як компроміс між швидкістю обробки сигналів та обмеженнями апаратного забезпечення.

Порівняння з аналогами. З погляду фізичної реалізації запропонована схема не потребує, як інші нейронні мережі, призначені для знаходження максимальних сигналів, наявності всіх затримуючих взаємозв'язків [4]. Запропонована схема складається з частково взаємозв'язаних, побудованих на аналогових інтеграторах, а отже, швидкодіючих, взаємозатримуючих нейронних мереж другого порядку. Топологія схеми подібна до топології мережі “feed forward binary tree” [1], яка є ефективною при значній кількості вхідних сигналів. Однак оскільки ця мережа реалізується на основі повільних компараторів, вона має низьку швидкодію [14]. Запропонована схема, що описується моделлю (8), містить меншу кількість зв'язків та вузлів, ніж інша подібна за структурою мережа такого типу “feed-forward brute force net”. Тому такій схемі можна віддавати перевагу, коли головними факторами є точність функціонування та мінімізація кількості необхідних зв'язків і вузлів, а дещо нижча швидкість обробки сигналів з незначними затримками перехідних режимів є прийнятною. Відзначимо, що з погляду складності існують аналогічні мережі, для реалізації яких необхідне складніше апаратне забезпечення, ніж у запропонованій схемі [2 -4].

Важливою перевагою схеми, яка описується моделлю (8), порівняно з іншими аналогами, з погляду теоретичних гарантій єдиності стійкого встановленого режиму вихідних сигналів схеми є відсутність необхідності мати додаткову підсхему їхнього періодичного обнулення перед поданням нових вхідних сигналів [4]. Фактично встановлення єдиного встановленого режиму не залежить від початкових умов, оскільки схему будують на основі мереж другого порядку, які володіють такою властивістю, на відміну від інших аналогічних мереж, де “відновлення” вихідних сигналів у разі зміни вхідних сигналів повинно виконуватись. Це дає змогу підвищувати швидкість обробки сигналів [15].

Результати моделювання нейронної схеми. Коректне функціонування запропонованої нейронної схеми підтверджується результатами її моделювання за допомогою числових експериментів [16, 17]. Продемонструємо функціонування такої схеми, для чого розглянемо один з випадків сигналів, обробка яких цією схемою має затримку. Застосуємо вхідні сигнали $b_1 = -0.2$, $b_2 = -0.9$, $b_3 = -0.7$, параметри схеми $a=1$, $p=0.95$, $s=1$, $l=1$ та кусково-лінійну активаційну функцію при $\lambda = 50$. Часові характеристики $u_1(t)$ та $u_2(t)$ подані на рис. 2. Як можна побачити з рис. 2, $u_1(t)$ та $u_2(t)$ демонструють перехідний режим, протягом якого $u_1(t)$ спочатку є негативним, потім проходить через нульовий рівень і входить у позитивну зону. Після перехідного режиму компоненти $u_1(t)$ та $u_2(t)$ розщеплюються на позитивне та негативне значення і стабілізуються у встановленому режимі з коректними знаками.

Динаміка додаткового сигналу b_4^* , який є результатом обробки $u_1(t)$, $u_2(t)$ та виконання логічної умови моделі (8), зображена на рис. 3. Відповідно до рис. 3 b_4^* після перехідного процесу набирає значення найбільшого вхідного сигналу b_1 .

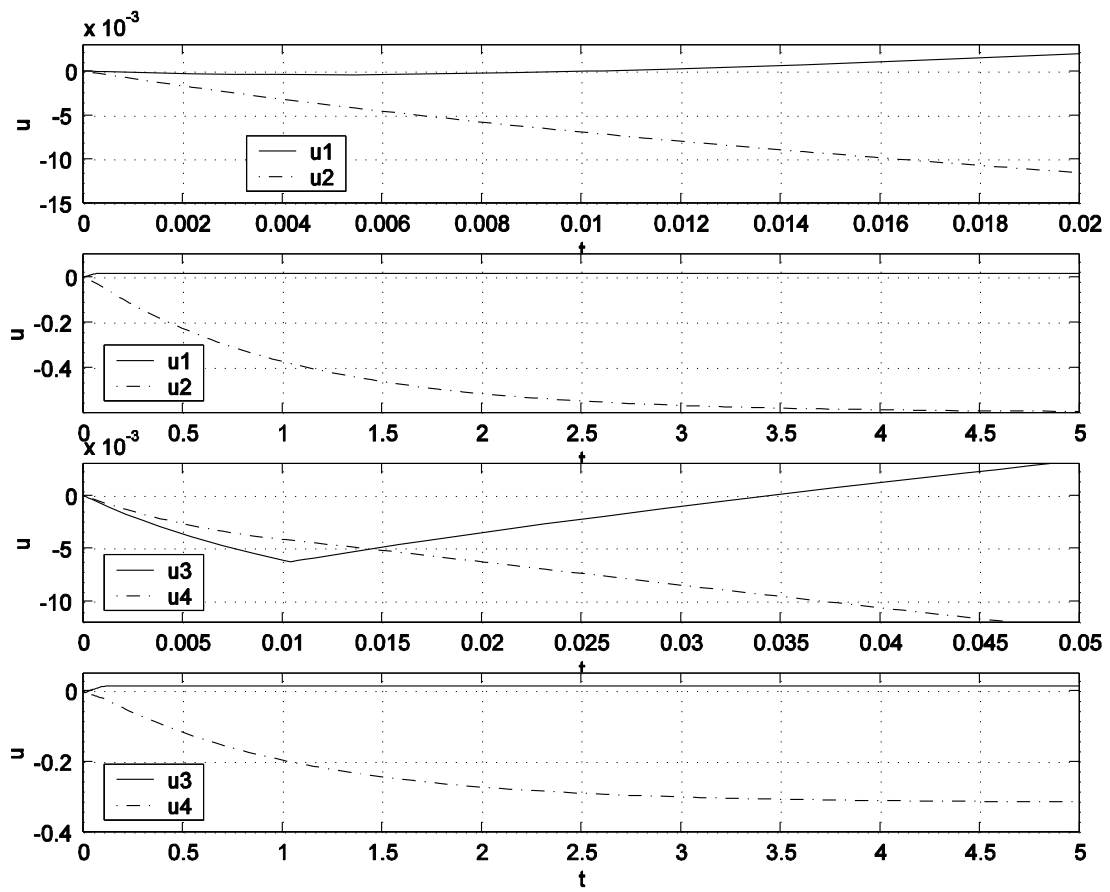


Рис. 2. Динаміка станів $u_1(t), u_2(t), u_3(t)$ та $u_4(t)$

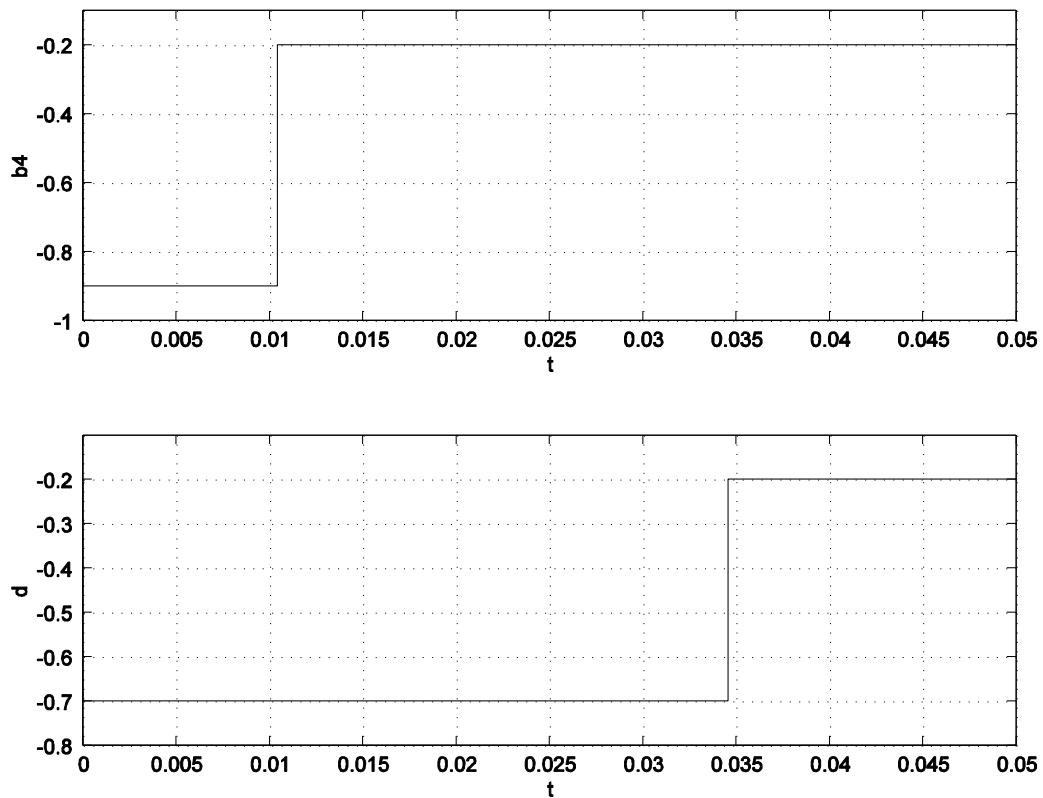


Рис. 3. Динаміка додаткового сигналу b_4^* та сигналу схеми d

Часові характеристики станів $u_3(t)$ та $u_4(t)$ схеми подані на рис. 2. Згідно з рис. 2 стани $u_3(t)$ та $u_4(t)$ перед розщепленням компонентів $u_3(t)$ та $u_4(t)$ на позитивне та негативне значення демонструють перехідні процеси.

Вихідний сигнал d , отриманий на основі u_3, u_4 та відповідної логічної умови моделі (8), показаний на рис. 3. Сигнал d дорівнює найбільшому вхідному сигналу b_1 .

Результуючі вихідні сигнали w_1, w_2 та w_3 як функції часу подано на рис. 4. Згідно з рис. 4 вихідний сигнал переможця w_1 після перехідного процесу набуває значення $w_1 = 1$. Вихідний сигнал w_2 для будь-якого $t \geq 0$ дорівнює нулю. Вихідний сигнал w_3 після перехідного режиму також дорівнює нулю.

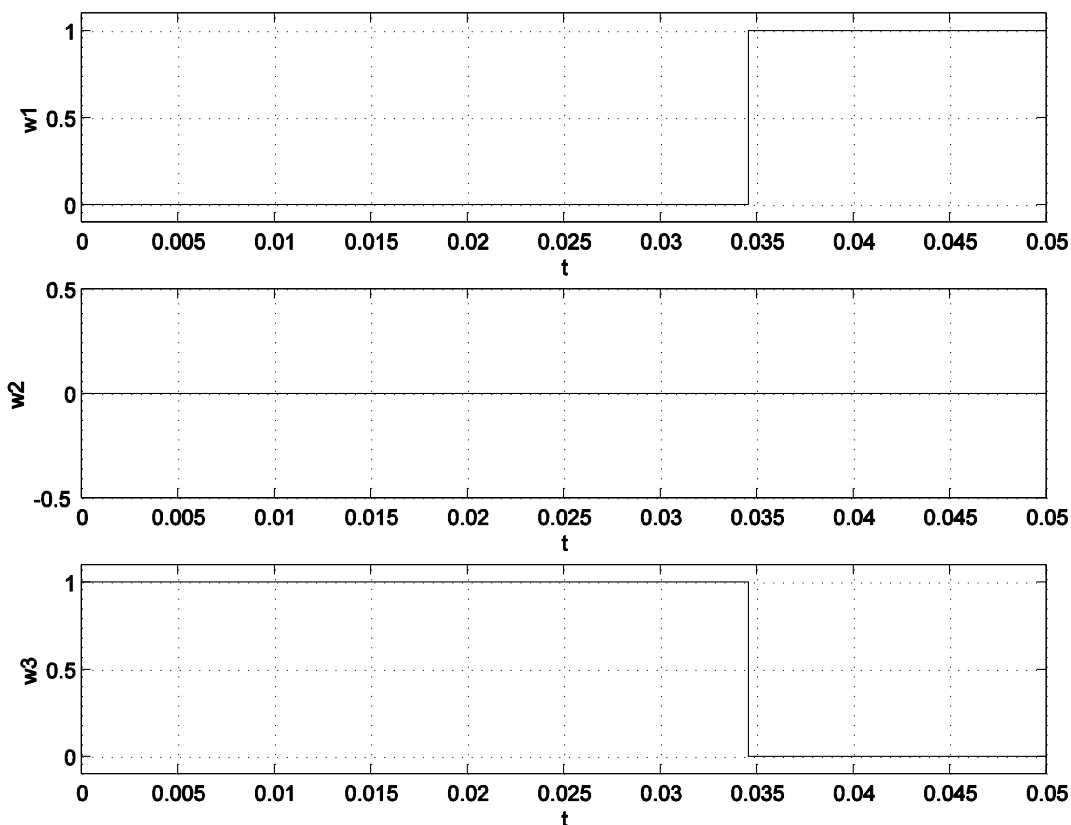


Рис. 4. Динаміка вихідних сигналів схеми w_1, w_2 та w_3 , що формуються з затримкою

Висновки. На відміну від інших аналогічних нейронних мереж, призначених для ідентифікації максимальних за величиною сигналів, вихідні сигнали яких не мають єдиного стану рівноваги, а отже, їхні розв'язки можуть набувати суперечливих значень, нейронна схема, яка описується моделлю (8), завжди формує єдині стійкі вихідні сигнали, оскільки їх отримують на основі мереж другого порядку, які володіють цією властивістю. Запропонована схема має властивості надійної збіжності до встановленого режиму вихідних сигналів та відсутності необхідності періодичного задавання початкових умов для вихідних сигналів перед поданням нових множин вхідних сигналів. Схема відзначається теоретично нескінченною роздільною здатністю стосовно вхідних сигналів. На основі запропонованої схеми третього порядку можуть конструюватись нейронні схеми, які визначають максимальні з множин N невідомих сигналів.

1. Lipmann R.P. An introduction to computing with neural nets // *IEEE ASSP Mag.*, April 1987.
2. Kwan H.K. One-layer feedforward neural network for fast maximum/minimum determination // *Electronics Letters*. – Vol. 28. – P. 1583–1585, 1992.
3. Suter B.W. and Kabrisky M. On a magnitude

preserving iterative maxnet algorithm // *Neural Computation*. – 1992. – Vol. 4. – P. 224–233. 4. Wang J. Analogue Winner-take-all neural networks for determining maximum and minimum signals // *Int. J. Electronics*. – 1994. – Vol. 77. – №3. – P. 355–367. 5. Kaski S. and Kohonen T. Winner-take-all networks for physiological models of competitive learning // *Neural Networks*. – 1994. – Vol. 7. – № 6. – P. 973–984. 6. Hopfield J.J. Neurons with graded response have collective computational properties like those of two-state neurons // *Proceedings of the National Academy of Sciences*. – 1984. – №81. – P. 3088–3092. 7. Lippmann R.P., Gold B. and Malpass M.L. A comparison of Hamming and Hopfield neural nets for pattern classification // *Technical Report TR-769, MIT Lincoln Laboratory, 1987*. 8. Kaszkurewicz E. and Bhaya A. *Matrix Diagonal Stability in Systems and Computation*. Birkhauser. – Boston, 2000. 9. Tymoshchuk P. and Kaszkurewicz E. A winner-take all circuit using neural networks as building blocks // *Neurocomputing*. – 2005. – Vol. 64. – P. 375–396. 10. Michel A.N., Farrell J.A. and Porod W. Qualitative analysis of neural networks // *IEEE Transactions on Circuits and Systems*. – 1989. – Vol. 36. – № 2. – P. 229–243. 11. Tymoshchuk P. and Kaszkurewicz E. A Winner-take-all circuit based on second order Hopfield neural networks as building blocks // *Proc. Int. Joint Conf. Neural Networks*. – 2003. – Vol. II. – Portland, OR., – P. 891–896. 12. Tymoshchuk P., Lobur M., Denysyuk P. and Lau G. Parametric synthesis of mathematical model of analog WTA neural network of second order by genetic algorithms // *Proc. Int. Conf. "Perspective technologies and methods in MEMS design"*. – Lviv-Polyana, Ukraine, May 25–28. – 2005. – P. 67–71. 13. Tymoshchuk P. and Lobur M. Optimization of WTA neural network by genetic algorithms // *Proc. Int. Workshop "East-West Design & Test"*, Odesa, Ukraine, Sept. 15–19. – 2005. – P. 156–159. 14. Yen J.-C. and Chang S. Improved Winner-take-all neural network // *Electronics Letters*. – 1992. – Vol. 28. – P. 662–664. 15. Fang Y. and Kincaid T.G. Global properties for a class of dynamical neural circuits // *J. Franklin Inst.* – 1998. – Vol. 335B. – № 1. – P. 163–17. 16. Tymoshchuk P. and Kaszkurewicz E. A Winner-take-all circuit using second order Hopfield neural networks as building blocks // *Technical Report TR-16, UFRJ NACAD Laboratory, 2002*. 17. Tymoshchuk P. and Kaszkurewicz E. Synthesis of continuous time second order Winner-take-all Hopfield neural networks using genetic algorithms // *Technical Report TR-17, UFRJ NACAD Laboratory, 2002*.

УДК 681.3, 621.3

А.О. Мельник, В.А. Голембо, О.Ю. Бочкарьов, О.П. Кусьпісь
 Національний університет "Львівська політехніка",
 кафедра електронних обчислювальних машин

ПРОБЛЕМА САМООРГАНІЗАЦІЇ БАГАТОАГЕНТНОЇ СИСТЕМИ ВИЯВЛЕННЯ ТА ВІДСТЕЖЕННЯ ПОРУШНИКІВ

© Мельник А.О., Голембо В.А., Бочкарьов О.Ю., Кусьпісь О.П., 2005

Розглянуто передумови виникнення проблеми охорони деякої обмеженої території штучною системою охорони. Для вирішення цієї проблеми запропоновано концепцію охорони території на основі застосування багатоагентної системи виявлення та відстеження порушників, яка може знайти своє застосування як для цивільних, так і для військових потреб. Наведено постановку відповідної задачі виявлення та відстеження порушників колективом автономних агентів-вартових та обговорені підходи до її вирішення на основі принципів самоорганізації.

The pre-conditions of origin of problem of guarding some limited territory by artificial guarding system are considered. The concept of territory guarding based on multi-agent system technology is offered. The corresponding task statement of mobile intruders' detection and tracking by collective of guarding agents is proposed. The approaches to solve this task based on self-organization principles are discussed.

Вступ. Сьогодні проблема охорони території від вторгнення небажаних об'єктів (далі "порушників") стає все актуальнішою з огляду на розширення кордонів великих міждержавних