

УДК 621.382

Р.Л. Голяка, О.З. Готра, В.Е. Єрашок, О.І. Шевчук
 Національний університет “Львівська політехніка”,
 кафедра напівпровідникової електроніки

ПРИНЦИПИ ТЕРМОКОМПЕНСАЦІЇ НИЗЬКОВОЛЬТНИХ ОПОРНИХ НАПРУГ

© Голяка Р.Л., Готра О.З., Єрашок В.Е., Шевчук О.І., 2001

R.L. Golyaka, Z.Yu. Gotra, V.E. Erashok, O.I. Shevchuk

THERMOCOMPENSATION PRINCIPLES OF LOW-VOLTAGE REFERENCE SOURCES

© Golyaka R.L., Gotra Z.Yu., Erashok V.E., Shevchuk O.I., 2001

Запропоновані нові схемні рішення термокомпенсованих низьковольтних джерел опорної напруги, зокрема для інтегральних стабілізаторів напруги та струму, сенсорних пристроїв, аналогово-цифрових перетворювачів тощо. На відміну від аналогів, запропоновані схеми термокомпенсації інтегральних стабілізаторів забезпечують нормальне функціонування при напругах живлення від 1 В. Досліджено характеристики таких стабілізаторів.

Novel circuitry is proposed for thermocompensated low-voltage sources of reference voltage, in particular for integrated stabilizers of voltage and current, sensor devices, analog-digital converters etc. Despite the known analogs, the proposed thermocompensation algorithms for the integrated stabilizers provide normal operation at the supply voltages from 1 V. Parameters of such stabilizers are studied.

Формулювання задачі. Домінуючою тенденцією розвитку сучасних електронних пристроїв є зниження їх енергоспоживання. Особливої динаміки ця тенденція набула в портативних переносних пристроях. За останній період мінімальна напруга живлення електронних пристроїв знизилася в декілька раз і типово становить 3 В. Подальше зменшення напруги живлення обмежується низкою принципових проблем, і зокрема, стабілізацією режимів живлення первинних та вторинних перетворювачів, підсилювачів тощо.

Перехід на низьковольтне живлення став можливим завдяки новому поколінню твердотільних інтегральних схем (ІС). Такі ІС базуються на основі схемних рішень, які не потребують типових для традиційної апаратури напруг 9 В і вище [1]. Одним з основних схемних рішень низьковольтної електроніки є спеціальні вузли формування термостатованої опорної напруги, яка числово дорівнює ширині забороненої зони кремнію $U_0 \cong 1,2$ В [2, 3]. Температурна стабільність такої опорної напруги забезпечується підсумовуванням двох напруг з взаємно протилежними за знаком та рівними за значенням температурними коефіцієнтами. Перша з цих напруг – це напруга на прямозміщеному р-п переході з температурним коефіцієнтом $dU/dT \cong -2$ мВ/°С, а друга – на резисторі, який живиться джерелом струму з додатним температурним коефіцієнтом. Підбираючи відповідне значення резистора, забезпечують взаємну компенсацію температурних коефіцієнтів, а отже, термокомпенсацію опорної напруги.

І все-ж, мінімальна напруга живлення сучасних низьковольтних стабілізаторів з опорною напругою $U_0 \cong 1,2$ В типowo не може бути меншою $U(E) \cong 2$ В.

Метою цієї роботи є подальше зменшення мінімально допустимої напруги живлення термокомпенсованих стабілізаторів. У роботі показано, що, зменшуючи опорну напругу до значень $U_0 < 0,7$ В, можна досягти подальшого зменшення напруги живлення до значень, не більше $U(E) \cong 1$ В. Це відкриває можливість створення широкого класу електронних пристроїв, і зокрема сенсорних ІС, з живленням від одного гальванічного елемента напругою 1 – 1,5 В.

Принцип роботи та схема стабілізатора. Основною проблемою зменшення опорної напруги відносно значення, яке числово дорівнює ширині забороненої зони кремнію $U_0 \cong 1,2$ В є те, що при цьому втрачається температурна стабільність опорної напруги. Внаслідок проведених робіт нами розроблено джерела опорних напруг, які дозволяють сформувати напруги $U_0 < 0,7$ В без погіршення їх термостабільності.

Електрична схема першого варіанта розробленого джерела опорної напруги показана на рис. 1. У склад джерела входять стабілізатор струму на транзисторах T_6, T_7 , струмове дзеркало на T_2, T_3 , підсилювач кола зворотного зв'язку на T_1, T_5, R_1 , формувач напруги з додатним температурним коефіцієнтом на T_4, R_5 та суматор напруг R_4, R_4 . Джерело виконується в базисі біполярних ІС середнього ступеня інтеграції з ізоляцією елементів зворотньо-зміщеними р-п переходами. У перелік елементної бази ІС входять, зокрема п-р-п транзистори з вертикальною структурою та латеральні р-п-р транзистори з горизонтальною структурою.

Принцип стабілізації режиму роботи схеми базується на масштабуванні струмів через транзисторні структури T_6, T_7 . Для цього, по-перше, активна площа транзистора T_7 в n_1 разів більша за площу транзистора T_6 , і, по-друге, активна площа транзистора T_2 в n_2 разів більша за площу транзистора T_3 . Це забезпечує умову, при якій густина струму в структурі T_6 в $n = n_1 \cdot n_2$ разів більша, ніж в структурі T_7 . Баланс струмів забезпечує підсилювач кола зворотного зв'язку.

Враховуючи, що в емітерному колі T_7 ввімкнено резистор R_2 , умову балансу можна записати у вигляді системи рівнянь

$$\begin{cases} I_C(T_6) = n \cdot I_C(T_7); \\ I_C(T_6) \cong I_E(T_6); \quad I_C(T_7) \cong I_E(T_7); \\ I_C(T_6) = I_C(T_2); \quad I_C(T_7) = I_C(T_3) \\ U_{BE}(T_6) = U_{BE}(T_7) + U(R_2), \end{cases}$$

де I_C, I_E – відповідно струми колекторів та емітерів;

U_{BE} – спад напруги на база-емітерних р-п переходах.

Електрофізичні параметри транзисторів T_6 та T_7 , зокрема коефіцієнт неідеальності (m) та струми насичення (I_0) р-п переходів, взаємно тотожні. Отже, на основі системи рівнянь балансу схеми можна записати рівняння

$$m \cdot \varphi_T \cdot \ln \frac{I_E(T_7)}{I_0} + I_E(T_7) \cdot R_2 = m \cdot \varphi_T \cdot \ln \frac{I_E(T_6)}{I_0},$$

де $\varphi_T = k \cdot T/q$ – температурний потенціал.

Розв'язком останнього рівняння є вираз

$$I_E(T_7) = \frac{m \cdot \varphi_T \cdot \ln(n)}{R_2} = I_T; \quad I_E(T_6) = n \cdot I_T,$$

який свідчить, що в першому наближенні струми транзисторів не залежать від напруги живлення і мають додатний температурний коефіцієнт

$$\frac{dI_T}{dT} = \frac{m \cdot k \cdot \ln(n)}{q \cdot R_2}, \text{ при } \frac{dR_2}{dT} = 0 \text{ та } \frac{dI_T}{dT} = \left(\frac{m \cdot k \cdot \ln(n) \cdot R_2}{q} - \frac{m \cdot k \cdot T \cdot \ln(n) \cdot R_2}{q} \cdot \frac{dR_2}{dT} \right) / R_2^2 -$$

в загальному випадку.

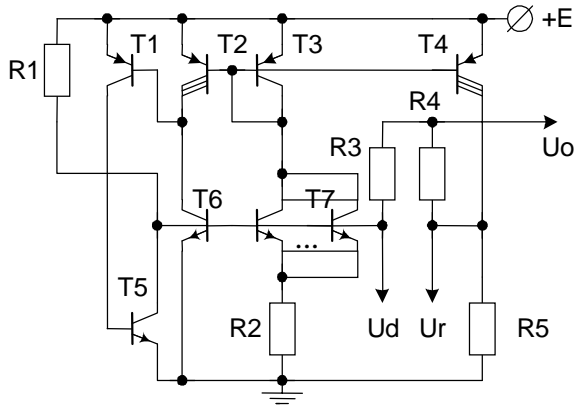


Рис. 1. Схема джерела опорної напруги (варіант1)

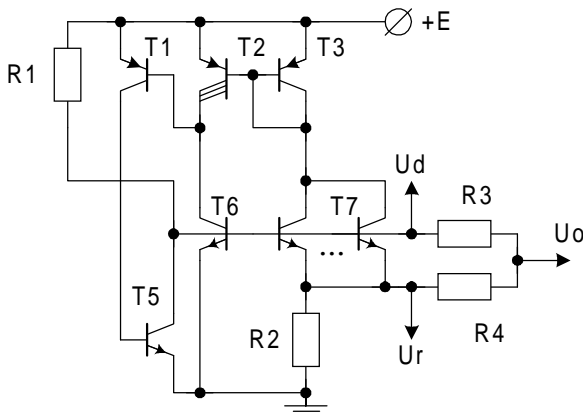


Рис. 2. Схема джерела опорної напруги (варіант2)

Надалі струм I_T підлягає відповідному масштабуванню на T_4 і забезпечує формування напруги з додатним температурним коефіцієнтом

$$U_r = I_C(T_4) \cdot R_5 = n \cdot I_T \cdot R_5.$$

Типово напруга U_r формується в межах 0,1 – 1 В.

Опорна напруга U_0 формується як усереднене значення напруг з додатним U_r та від'ємним U_d температурними коефіцієнтами. Напруга U_d формується на база-емітерному р-п переході T_6 , а її температурний коефіцієнт становить

$$\frac{dU_{BE}}{dT} = \frac{k}{q} \cdot \ln \frac{I_E}{I_0} - \frac{k \cdot T}{q} \cdot \frac{d(\ln I_0)}{dT} = \frac{U_{BE}}{T} - \frac{k \cdot T}{q} \cdot \frac{d(\ln I_0)}{dT}.$$

З урахуванням, що $\ln I_0 = \ln C + 3 \cdot \ln T - \frac{q \cdot E_{G0}}{k \cdot T}$, отримуємо

$$\frac{d(\ln I_0)}{dT} = \frac{3}{T} + \frac{q \cdot E_{G0}}{k \cdot T^2},$$

що визначає

$$\frac{dU_{BE}}{dT} = - \left(\frac{E_{G0} - U_{BE}}{T} + 3 \cdot \frac{k}{q} \right),$$

де $E_{G0} = 1,205$ В – енергетична ширина забороненої зони при абсолютному нулі, отримана лінійною екстраполяцією від кімнатної температури до абсолютного нуля.

Після підстановки відповідних числових значень отримуємо температурний коефіцієнт напруги на прямозміщеному р-п-переході

$$\frac{dU_{BE}}{dT} = - \frac{E_{G0} - U_{BE}}{T} + 0,26 \frac{\text{mV}}{^{\circ}\text{C}} .$$

Забезпечення нульового температурного коефіцієнта опорної напруги U_0 передбачає відповідний підбір співвідношення між резисторами R_3, R_4 .

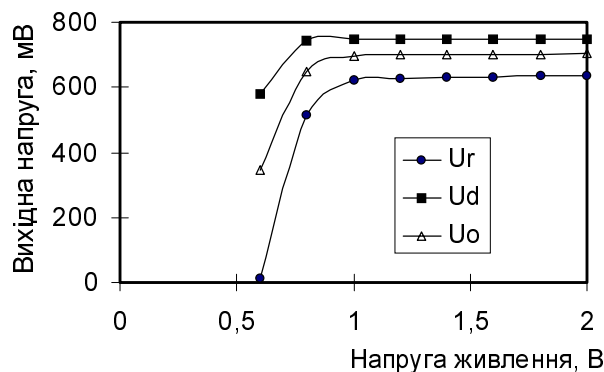


Рис. 3. Залежність вихідних напруги джерела від напруги живлення (варіант 1)

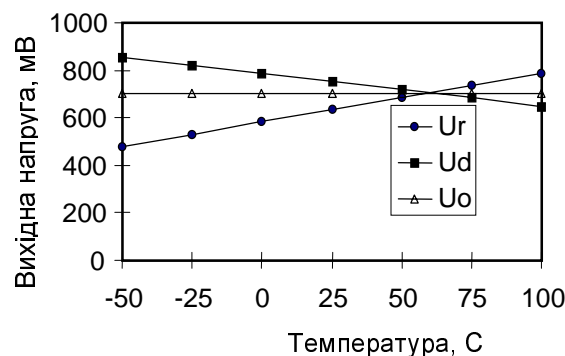


Рис. 4. Температурна залежність вихідних напруг джерела (варіант 1)

Другий варіант схеми джерела опорної напруги показаний на рис. 2. Схема функціонує на аналогічному принципі, однак, напруга U_r з додатним температурним коефіцієнтом формується безпосередньо на струмозадавальному резисторі R_2 . Це спрощує схему, однак, в цьому випадку напруга U_r має обмеження по зміні її значення (типово $U_r = 0,02 - 0,1$ В), що своєю чергою обмежує можливість регулювання опорної напруги.

Схеми стабілізаторів розроблено так, що нормальний режим їх функціонування забезпечується вже при напрузі живлення 1 В.

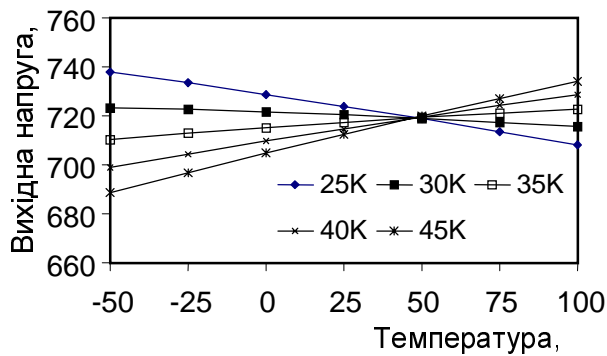


Рис. 5. Температурна залежність вихідної напруги при зміні резистора (варіант 2)
 $R_3 = 25K, 30K, 35K, 35K, 40K, 45K$;
 $(R_5 = 1,6K, R_4 = 50K)$

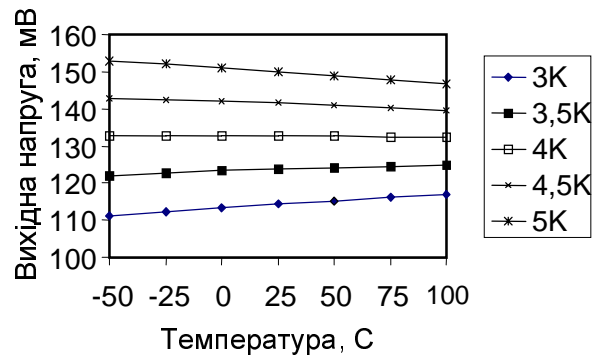


Рис. 6. Температурна залежність вихідної напруги (варіант 2) при зміні резистора
 $R_3 = 3K, 3,5K, 4K, 4,5K, 5K$. $(R_2 = 1K, R_4 = 30K)$

Результати досліджень та висновки. На рис. 3 зображені результати досліджень залежності напруг U_r , U_d , U_0 від напруги живлення схеми за варіантом 1. Дослідження показують, що вже при напрузі живлення 1 В вихідні напруги схеми перестають залежати від напруги живлення, тобто спостерігається режим стабілізації. Дослідження температурних залежностей вихідних напруг джерела, які підтверджують можливість формування температурно незалежної опорної напруги U_0 , як усереднення температурно залежних напруг U_r , U_d , показані на рис. 4. Можливість регулювання температурного коефіцієнта опорної напруги зміною резистора R_3 зображена на рис. 5. Аналогічні дослідження для схеми за варіантом 2 показані на рис. 6. Проведені дослідження в цілому підтверджують вищенаведені аналітичні розрахунки.

Запропоновані джерела опорної напруги забезпечують можливість розробки ІС нового покоління з напругами живлення від 1В, що дозволить реалізувати широкий спектр портативної апаратури з живленням від єдиного гальванічного елемента живлення.

1. Frank Goodenough. Low-voltage analog ICs wait in the wings // ED. 1992. № 18. P. 37 – 51.
2. Аналогова мікросхемотехніка вимірювальних та сенсорних пристроїв // За ред. Готри З., Голяки Р. – Львів: Видавництво ДУ "Львівська політехніка", 1999. – 364 с.
3. Голяка Р.Л., Єрашок В.Е., Максимів І.В. Дослідження та аналіз стабільності інтегрального низьковольтного джерела опорної напруги. // Вісник ДУ "Львівська політехніка". 2000. № 397. С. 32 – 36.