

удосконалення засобів виявлення закладних пристроїв у телефонних лініях // Вісн. Нац. ун-ту "Львів. політехніка". – 2013. – № 774. – С. 92–96. 3. Хома Ю. В. Концепція побудови частотних аналізаторів імпедансу з покращеними метрологічними характеристиками // Електротехнічні та комп'ютерні системи. – 2012. – № 06(82). – С. 137–144. 4. Вимірювачі CLR з перетворенням "імітанс-напруга": монографія / Є. В. Походило, В. В. Хома. – Львів: Видавництво Львівської політехніки, 2011. – 292 с. 5. Проблемно-орієнтовані засоби вимірювання імітансу. Теорія і практика: монографія / В. В. Хома, Є. В. Походило. - Львів: Видавництво Львівської політехніки, 2013. – 264 с. 6. Стадник Б., Хома Ю., Ліхновський І. Коригування динамічних похибок частотного аналізатора імпеданса // Вимірювальна техніка та метрологія. – 2010. – Вип. 71. – С. 19–24. 7. 52. Гаврилюк М. О., Хома В.В. Про спосіб структурної компенсації похибок вимірювання імітансу // Вісник Держ. ун-ту "Львівська політехніка". – 1998. – № 348. – С. 24–30. 8. Хома В. В., Іванюк В. М. Структура і функціонування частотного аналізатора імпедансу абонентської телефонної лінії // Тези доповідей V Міжнар. наук.-техн. конф. "Захист інформації і безпека інформаційних систем". – 2–3 червня 2016. – С. 152–154. 9. AD 5933. 1 MSPS, 12 bit Impedance Converter, Network Analyzer. Preliminary Data Sheet –http://www.analog.com/UploadedFiles/Data_Sheets/AD5933.pdf. 10. 9. Volodymyr Khoma, Vitalii Ivanyuk. High Sensitive Wiretap Detector: Design and Modeling // Przegląd Elektrotechniczny. R. 93. – 2017. – Nr 2. – P. 250–254. 11. Фолкберри Л. Применение операционных усилителей в линейных ИС: пер. с англ. – М.: Мир, 1985. – 512 с. 12. Analog Devices Circuit Note CN-0151. Versatile High Precision Programmable Current Sources Using DACs, Op Amps, and MOSFET Transistors // <http://www.analog.com/media/ru/reference-design-documentation/reference-designs/CN0151.pdf>

УДК 681.335 (088.8)

З. Р. Мичуда^{1,3}, Л. З. Мичуда², Г. С. Єлісєєва¹

¹Національний університет "Львівська політехніка",
кафедра комп'ютеризованих систем автоматики,

²кафедра автоматизації та комп'ютерно-інтегрованих технологій,

³Політехніка Сьвентокшиська в Кельцах, Польща

ІНТЕГРАЛЬНІ АНАЛОГО-ЦИФРОВІ ПЕРЕТВОРЮВАЧІ З ЛОГАРИФМІЧНОЮ ХАРАКТЕРИСТИКОЮ ПЕРЕТВОРЕННЯ. ОГЛЯД

© Мичуда З. Р., Мичуда Л. З., Єлісєєва Г. С., 2017

Проведено огляд і порівняльний аналіз властивостей та вказано перспективи розвитку інтегральних логарифмічних АЦП.

Ключові слова: логарифмічні АЦП, огляд, аналіз, властивості, перспективи.

The survey and the comparative analysis of properties of integrated logarithmic ADCs are conducted and the prospects of development are indicated.

Keywords: integrated logarithmic ADCs, survey, analysis, properties, prospects.

Вступ

Логарифмічні аналого-цифрові перетворювачі (ЛАЦП) значно переважають за своїми технічними можливостями лінійні АЦП і тому викликають підвищену зацікавленість у розробників апаратури найрізноманітнішого призначення.

Сьогодні переважна більшість АЦП, виготовлених у вигляді інтегральних схем (надалі – інтегральні АЦП) є лінійними. Кількість інтегральних логарифмічних АЦП порівняно мала, їх властивості та характеристики досліджено недостатньо, і це суттєво ускладнює їх практичне застосування.

Мета роботи – огляд сучасного стану, порівняльний аналіз властивостей і визначення перспектив розвитку інтегральних логарифмічних АЦП.

Огляд сучасного стану логарифмічних АЦП

Існує декілька логарифмічних аналого-цифрових перетворювачів (ЛАЦП), виготовлених як інтегральні схеми [1–9]. Майже всі вони за принципом перетворення є конвеєрними ЛАЦП; виняток становлять лише описані в роботах [5, 8] перетворювачі.

У роботі [1] описано конвеєрний логарифмічний аналого-цифровий перетворювач на комутованих конденсаторах, який не потребує зведення в квадрат або будь-якої іншої складної функції в аналоговому поданні. Такий підхід привабливий там, де потрібний широкий динамічний діапазон вхідних сигналів, але мале пікове значення відношення сигнал-шум. Наведено архітектуру розробленого конвеєрного ЛАЦП, а також функціональні схеми основних вузлів. Хоч основні вузли виконано на комутованих конденсаторах, блок задання зразкових напруг реалізовано на резисторах.

Розроблено і виготовлено за КМОП 0,18 мкм технологією конвеєрний ЛАЦП, який має 8-бітний вихідний сигнал, динамічний діапазон вхідних сигналів 80 дБ (абсолютні значення вхідних сигналів від 0,4 мВ до 1 В), співвідношення сигнал-шум 36 дБ, займає площу 0,56 мм² і споживає 2,54 мВт електроживлення. На рис. 1 наведено мікрофотографію цього ЛАЦП.

У роботі [3] запропоновано АЦП з дійсно логарифмічною конвеєрною архітектурою. Цей перетворювач обробляє вхідний сигнал так само, як лінійний перетворювач, але в логарифмічній області. У статті описано конструкцію логарифмічного конвеєрного АЦП, який реалізований як інтегральна схема за КМОП 0,25 мкм технологією (рис. 2). Перетворювач має 9 бітів вихідного коду, динамічний діапазон вхідних сигналів 80 дБ, забезпечує співвідношення сигнал-шум 44,3 дБ і розсіює потужність 478 мВт.

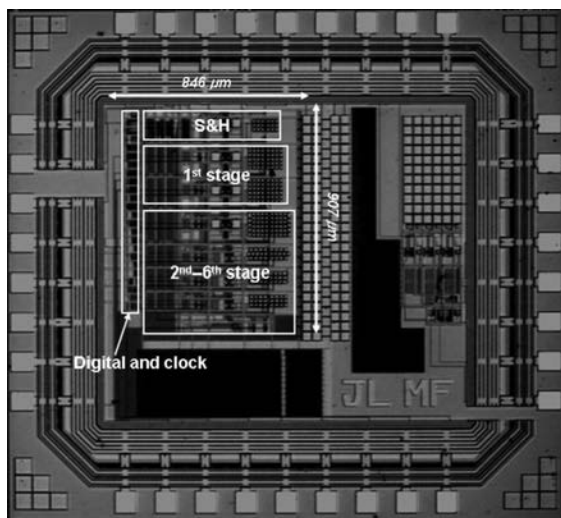


Рис. 1. Мікрофотографія інтегрального конвеєрного ЛАЦП

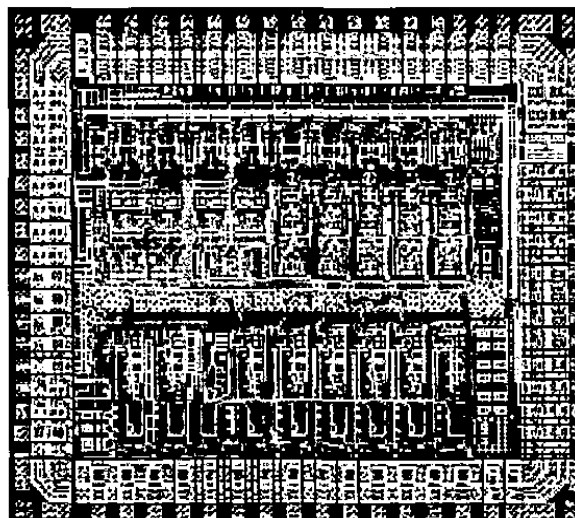


Рис. 2. Мікрофотографія інтегрального конвеєрного ЛАЦП

У статті [4] описано розроблення та реалізацію малопотужного конвеєрного логарифмічного аналого-цифрового перетворювача струму в інтегральному виконанні за КМОП 0,35 мкм технологією. ЛАЦП призначений для перетворення субмікроамперних аналогових вихідних струмів рН-датчиків. Надвисокий опір МОН-транзисторів і транслінійний принцип перетворення використовується для досягнення простої конструкції та низького енергоспоживання ЛАЦП. ЛАЦП був змодельований при 1 В напруги живлення. Він розсіює 3,3 мВт статичної потужності при 1 кГц тактової частоти. Вихідний код ЛАЦП 8-бітовий. Діапазон вхідних сигналів-струмів від 0,7 нА до 100 нА.

У статті [5] розглянуто логарифмічний аналого-цифровий перетворювач із струмовим входом і компенсацією температури й автоматичним калібруванням зміщення. В ЛАЦП використовується діодне обчислення логарифму, зокрема, широкий лінійний діапазон трансдіода для перетворення напруга-струм, і топологія автоматичного обнулення подвійного нахилу з 60дБ динамічним діапазоном для відбору проб мовних сигналів. Температурна залежність логарифму, властива діодній реалізації, автоматично компенсована у цій схемній топології. Експериментальні результати дослідження ЛАЦП, виконаного за КМОП 1,5 мкм технологією, показують, що перетворювач досягає температурної стабільності понад 150 ppm/°C у діапазоні температур від 12°C до 42°C і споживає лише 3 мкВт електроенергії, коли відбір проб близько 300 Гц. Показано, що на цьому рівні енергоспоживання дія теплових шумів обмежує точність ЛАЦП до 8 бітів. Цей рівень точності є більш ніж достатнім для глухих пацієнтів з кохлеарними імплантатами (біонічними вухами) і для розпізнавання мови. Використання топології локального зворотного зв'язку дає 2,5-бітне поліпшення точності порівняно зі звичайними пристроями подвійного нахилу. На рис. 3 наведено мікрофотографію цього ЛАЦП.

У статті [6] розглянуто 64-канальний програмований нейростимулятор замкнутого циклу. Нейростимулятор у вигляді інтегральної схеми (рис. 4) використовують у медицині для лікування і дослідження неврологічних розладів, зокрема хвороби Паркінсона. До складу нейростимулятора входять система сенсорів і фільтрів нервової активності з вісьмома попередніми підсилювачами, 8-розрядний конвеєрний ЛАЦП і 64-канальний цифро-аналоговий перетворювач. Повний пристрій, виготовлений за КМОП 0.18мкм технологією, займає 2,7 мм² і споживає 89 мкВт у нормальному робочому режимі і 271 мкВт у режимі живлення від 1,8 В.

У статті [8] описано новий підхід до побудови ЛАЦП порозрядного кодування, в якому використано матрицю конденсаторів та ланцюжок резисторів. Конденсаторна матриця з двох частин, кожна з яких має набір конденсаторів із значеннями ємностей, кратними 2ⁱ (де i = 0, 1, 2, ...7).

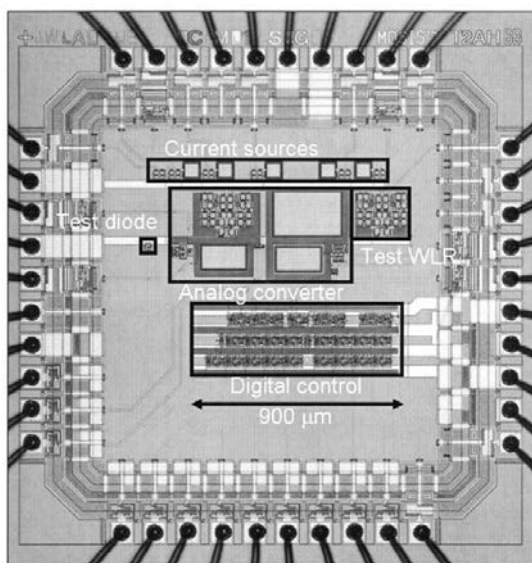


Рис. 3. Мікрофотографія інтегрального ЛАЦП з подвійним нахилом

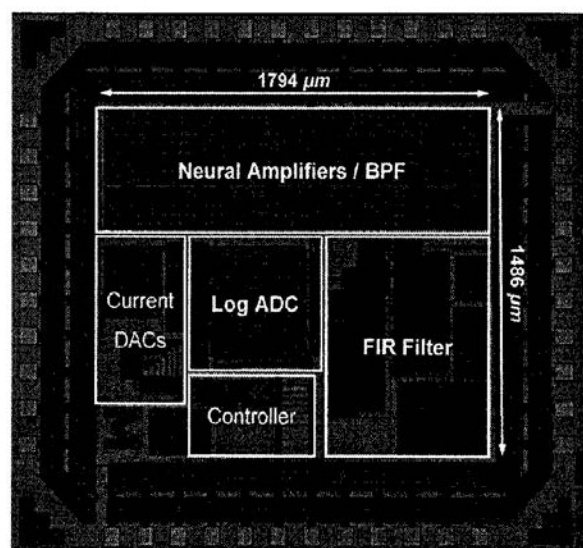


Рис. 4. Мікрофотографія прототипу нейростимуляторної системи замкнутого циклу

Було проведено комп'ютерне моделювання в Matlab, у результаті якого отримано такі технічні дані ЛАЦП: частота вибірок 16 кГц, динамічний діапазон вхідних сигналів 45 дБ, співвідношення сигнал-шум 44 дБ, мантиса вихідного коду має 6 бітів.

Запропонований ЛАЦП призначений для високоякісної аудіотехніки. Виготовлений прототип за КМОП 1.6 мкм технологією (рис. 5) придатний для перетворення сигналів низької напруги та потужності.

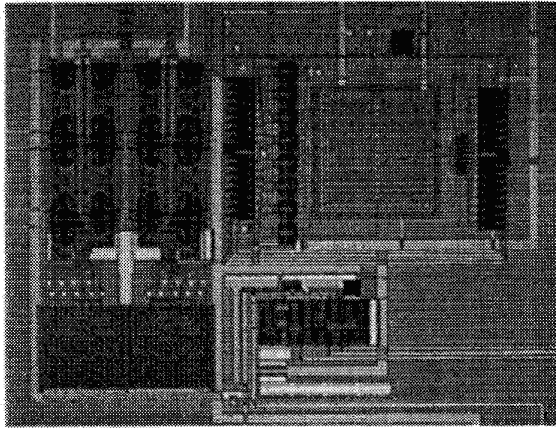


Рис. 5. Мікрофотографія прототипу інтегрального ЛАЦП порозрядного кодування

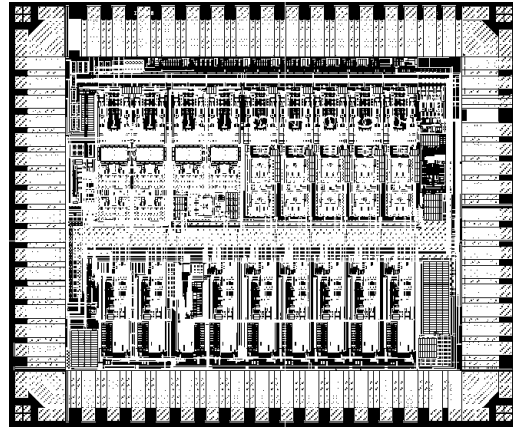


Рис. 6. Мікрофотографія прототипу ЛАЦП

У роботі [9] описано 9-бітовий інтегральний конвеєрний ЛАЦП (рис. 6), технічні дані якого: динамічний діапазон вхідних сигналів 79.28 дБ (номінальне значення 2В), співвідношення сигнал-шум 45.67 дБ, частота вибірок 10^6 1/с. ЛАЦП, виготовлений за КМОП 0.25 мкм технологією, займає площу 2.6 мм х 3.1 мм і споживає 345 мВт за напруги живлення від 2.2 В до 2.7 В.

3. Аналіз властивостей інтегральних ЛАЦП

Сьогодні відома реалізація у вигляді інтегральних схем ЛАЦП трьох класів:

- конвеєрні [1, 3, 4, 6, 7, 9],
- порозрядного кодування [8],
- з напівпровідниковим р-п переходом [5].

Перші два класи належать до дійсних логарифмічних АЦП, оскільки їхню структурну схему неможливо поділити на два блоки, зокрема на логарифмічний перетворювач і лінійний АЦП.

Третій клас належить до квазілогарифмічних АЦП (КЛАЦП), оскільки його структурна схема поділяється на два блоки, а саме логарифмічний перетворювач і лінійний АЦП.

У ЛАЦП відносна похибка перетворення має сталі значення у всьому динамічному діапазоні вхідних сигналів

$$\delta = \text{const},$$

а у КЛАЦП – змінюється із зміною значення вхідного сигналу

$$\delta = \text{var}.$$

Підкреслимо, вираз $d = \text{const}$ свідчить про те, що ЛАЦП перетворюють з однаковою точністю і великі, і малі сигнали, тоді як у КЛАЦП і лінійних АЦП точність зменшується пропорційно до зменшення вхідного сигналу.

Сталі значення відносної похибки перетворення у всьому динамічному діапазоні вхідних сигналів є найважливішою перевагою ЛАЦП над КЛАЦП і лінійними АЦП. Ця перевага є особливо помітною при обробленні результатів від декількох джерел сигналів, коли зміна відносної похибки одного джерела спричиняє збільшення похибки обчислень, а іноді – і втрату точності.

Конвеєрні ЛАЦП. Переважна більшість розроблених сьогодні інтегральних ЛАЦП реалізована на основі конвеєрного методу перетворення. Цей метод вигідний для інтегрального виконання пристрою, оскільки ЛАЦП містить однакові (ідентичні) каскади, кількість яких дорівнює кількості розрядів вихідного коду. Кількість розрядів вихідного коду інтегральних конвеєрних ЛАЦП не перевищує 8–9 бітів.

У роботі [2] описано технології реалізації CMOS логарифмічних аналого-цифрових перетворювачів з використанням конвеєрної та алгоритмічної архітектури. Цього досягають заміною операцій віднімання/додавання і множення в лінійних конвеєрних АЦП на операції масштабування в логарифмічних конвеєрних АЦП. Логарифмічні конвеєрні АЦП більше підходять для високочастотних застосувань, а логарифмічні алгоритмічні АЦП особливо підходять для компактних, недорогих конструкцій. Наведено приклади для ілюстрації пропонованого методу.

Операції віднімання і множення (на два) в лінійних конвеєрних АЦП замінено в логарифмічних конвеєрних АЦП відповідно на операції ділення (на корінь квадратний з двох) та піднесення до степеня (до квадрата). Структурну схему конвеєрного ЛАЦП з коефіцієнтом ділення $K=0,7071$ і показником степеня, що дорівнює 2, наведено на рис. 7, де позначено: Км – аналоговий компаратор; І – логічний інвертор; ДН – дільник напруги з $K=0,7071$, Кв+ПВЗ – квадратор (пристрій піднесення до квадрата) і пристрій вибирання-зберігання, К – аналоговий ключ, N – вихідний код.

Вхідну напругу можна подати як експоненційну функцію, що пов'язана з динамічним діапазоном ЛАЦП:

$$U_{\text{вх}} = e^{N_i \cdot \frac{\ln D}{N_n}}$$

де n – кількість розрядів вихідного коду; N_n – номінальне значення вихідного коду, $N_n = 2^n$; N_i – значення коду (вага) i -го розряду ЛАЦП; D – динамічний діапазон вхідних сигналів, що визначається як $D = \frac{U_{\text{вх max}}}{U_{\text{вх min}}}$.

За максимального та мінімального значень вхідного сигналу відповідно 2В і 1В для семи розрядів вихідного коду ($n=7$) опорна напруга повинна мати значення

$$U_0 = e^{\frac{2^{n-1} \cdot \ln D}{2^n}} = \sqrt{2} = 1,4142.$$

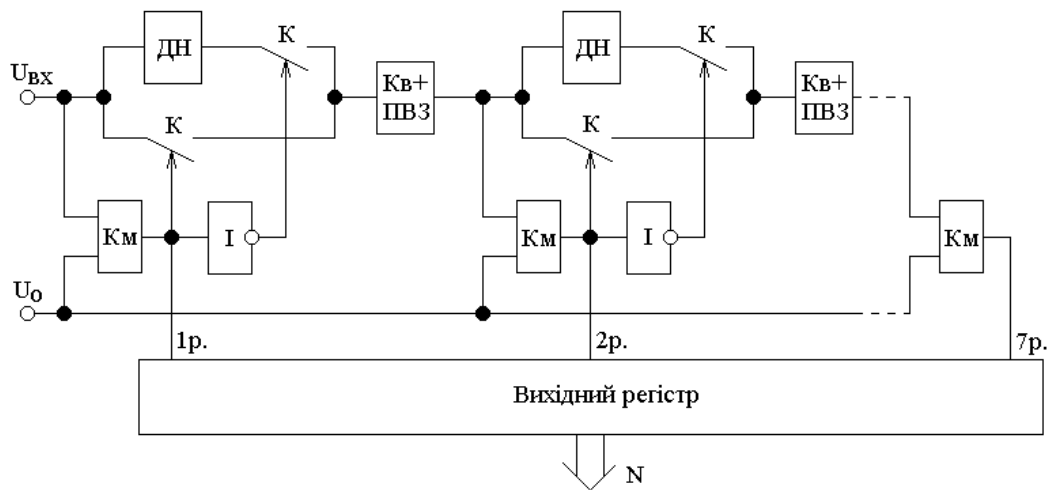


Рис. 7. Структурна схема конвеєрного логарифмічного АЦП

Коли в процесі порівняння вхідного сигналу з опорним компаратор Км зберігає стан логічного нуля, то значення вхідної напруги наступного каскаду дорівнює вихідній напрузі попереднього каскаду. Якщо ж компаратор Км перекидається у стан логічної одиниці, то значення вхідної напруги наступного каскаду

$$U_{i+1} = U_i \cdot \frac{1}{\sqrt{2}} = U_i \cdot 0,7071.$$

Після надходження n тактуючих імпульсів напруга на виході n каскаду матиме значення

$$U_n = U_0 * \prod_{i=1}^{i=n} \zeta A_i \cdot \frac{N_n}{2^i},$$

де A_i – коефіцієнт, що набуває в кожному i -такті перетворення значення 1 або 0 відповідно до стану компаратора 1 або 0.

Отже, після n тактів перетворення $U_n = U_{вх}$ і у вихідному регістрі буде записане двійкове число (N), пропорційне до логарифма відношення вхідної напруги $U_{вх}$ до опорної U_o :

$$N = \sum_{i=1}^n A_i \cdot \frac{N_H}{2^i} .$$

Розширюють динамічний діапазон вхідних сигналів ЛАЦП до 85 дБ при $n=7$ біт (рис. 8), ускладнюючи базову схему введенням дільників опорної напруги між каскадами ЛАЦП (ДН1, ДН2, ДН3...) і зміною коефіцієнтів ділення напруги ($K_1, K_2, K_3...$) у кожному каскаді за формулою

$$K_i = e^{-\frac{\ln D}{2^n} \cdot 2^{n-i}} ,$$

причому опорна напруга набуває значення згідно з формулою

$$U_{o_i} = e^{\frac{\ln D}{2^n} \cdot 2^{n-i}} .$$

З останніх двох виразів випливає, що

$$K_i = \frac{1}{U_{o_i}} \quad \text{і} \quad U_{o_{i+1}} = U_{o_i} \cdot K_{i+1} .$$

Цікавою в цьому ЛАЦП є реалізація дільника напруги та генератора опорної напруги – це одна схема на комутованих конденсаторах.

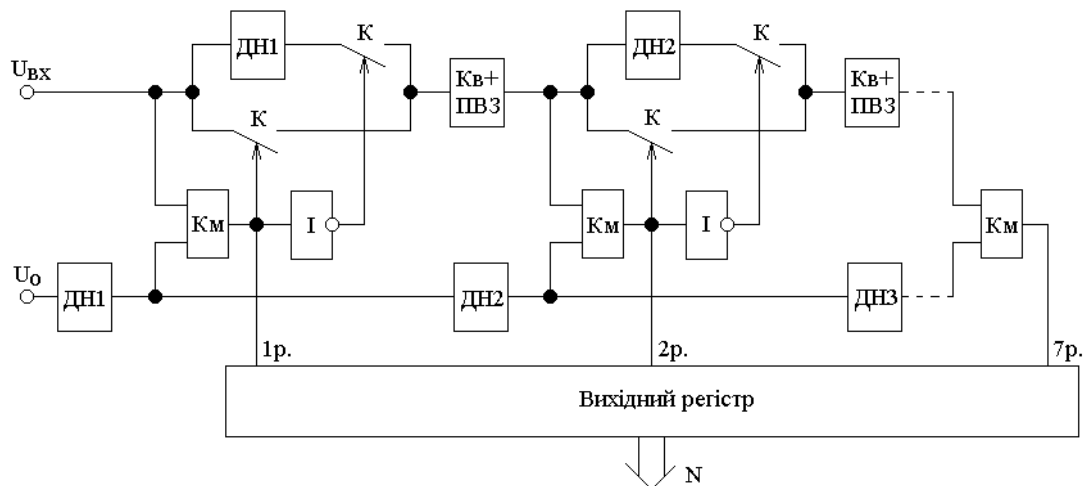


Рис. 8. Структурна схема конвеєрного логарифмічного АЦП розширеним динамічним діапазоном вхідних сигналів

Інтегральні ЛАЦП порозрядного кодування. В описаному у роботі [8] ЛАЦП використано традиційне подання результату перетворення характеристикою та мантисою.

Характеристика отримується за допомогою ланцюжка послідовно з'єднаних резисторів, а мантиса – за допомогою матриці конденсаторів.

Виконання значної частини ЛАЦП на конденсаторах є технологічним при інтегральному виконанні, оскільки зменшує енергоспоживання та відповідно нагрів підкладки; при цьому виконання матриці на конденсаторах із значеннями ємностей, кратними 2^i , спрощує реалізацію ЛАЦП.

Недоліком цього ЛАЦП є втрата точності із збільшенням значення характеристики(k), оскільки номінальні значення резисторів послідовного дільника напруги є різними та задаються степінною функцією основи логарифма і похибка зростає пропорційно до показника степеня як

$$d = d_R \cdot k,$$

де d_R – похибка опору першого резистора дільника напруги.

Окрім того, подання результату характеристикою та мантисою зручне для використання людиною, але для технічних систем доцільне абсолютне представлення логарифму.

Інтегральний КЛАЦП з напівпровідниковим р-п переходом [5] містить аналоговий логарифмічний перетворювач і лінійний АЦП.

Аналоговий логарифмічний перетворювач складається з логарифмуючого напівпровідникового діода та перетворювача напруга-струм. У перетворювачі здійснюється перетворення струм-напруга-струм. Напруга на діоді пов'язана логарифмічною залежністю зі вхідним струмом

$$U_d = \varphi_T \ln \frac{I_{вх}}{I_3},$$

де $I_{вх}$ – вхідний струм; I_3 – зворотний струм діода; φ_T – тепловий потенціал, причому $\varphi_T = \frac{kT}{q}$;

тут T – температура р-п переходу за Кельвіном; k – стала Больцмана; q – заряд електрона.

Суттєву залежність напруги діода від температурних змін зворотного струму (як загальновідомо, зворотний струм подвоюється із зміною температури переходу на кожні 10 градусів) виключають використанням різницевого методу, а саме, беручи різницю напруг, що відповідають вхідному та зразковому струмам:

$$U_p = \varphi_T \ln \frac{I_{вх}}{I_3} - \varphi_T \ln \frac{I_0}{I_3} = \varphi_T \ln \frac{I_{вх}}{I_0}.$$

Тут I_0 – зразковий струм.

Перетворювачем напруга-струм різницева напруга перетворюється на вихідний струм, що подається на лінійний АЦП подвійного інтегрування, вихідний код якого є пропорційним логарифму відношення вхідного струму до зразкового.

Використання струмових сигналів зменшує похибки, що вносяться аналоговими ключами під час комутації.

4. Перспективи розвитку інтегральних логарифмічних АЦП

Цікавими щодо інтегрального виконання є нові принципи побудови логарифмічних АЦП, розроблені на кафедрі КСА Національного університету “Львівська політехніка”, зокрема, ЛАЦП на комутованих конденсаторах з імпульсним зворотним зв'язком і ЛАЦП на однакових резисторних блоках.

ЛАЦП з накопиченням заряду з імпульсним зворотним зв'язком. В ЛАЦП цього класу за рахунок введення імпульсного від'ємного зворотного зв'язку для реалізації конденсаторної комірки достатньо одного комутованого конденсатора. Спрощену схему такого ЛАЦП [10], що містить перетворювач напруга-струм (ПНС) у колі від'ємного зворотного зв'язку, наведено на рис. 9.

Принцип дії ЛАЦП із від'ємним зворотним зв'язком є таким. Початково накопичувальний конденсатор заряджається до рівня опорної напруги U_0 . Потім у кожному такті накопичувальний конденсатор розряджається струмом перетворювача напруга-струм (ПНС), що перетворює на струм напругу, яка надходить з цього самого накопичувального конденсатора; при цьому тривалість розряду у кожному такті є сталою.

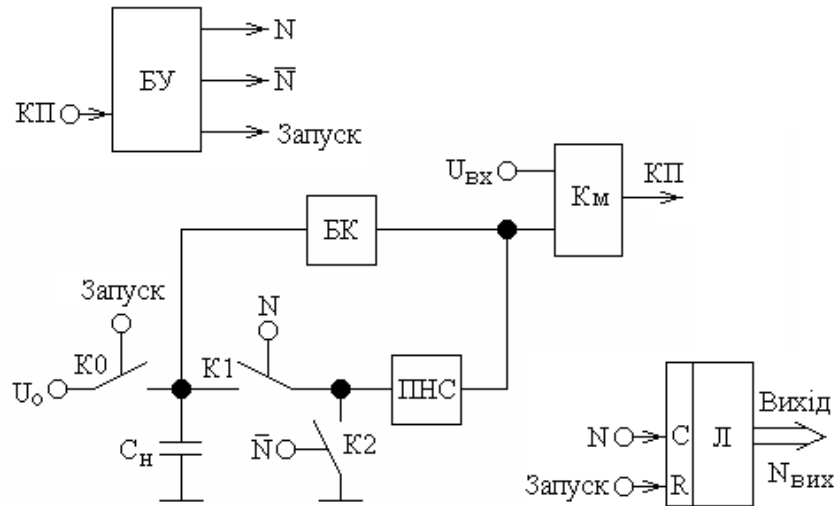


Рис. 9. Спрощена схема ЛАЦП з НЗ і від'ємним зворотним зв'язком

Результат перетворення дорівнює кількості тактових імпульсів N , що надійшли на ключ $K1$ за час від початку розряду накопичувального конденсатора C_n до моменту спрацювання компаратора

$$N = \frac{1}{\text{Ln}\xi} \text{Ln} \frac{U_{\text{вх}}}{U_0},$$

де ξ – основа логарифма; причому $\xi = \frac{1 - Yt/2C_n}{1 + Yt/2C_n}$;

Y – коефіцієнт перетворення перетворювача напруга-струм ПНС; t – тривалість часу розряду, протягом якого замкнутий ключ $K1$; C_n – ємність накопичувального конденсатора.

Відносна похибка квантування на будь-якому (i -му) такті перетворення матиме значення

$$\delta = \frac{\Delta U_i}{U_i} = \frac{1 - \xi}{\xi}.$$

Якщо основа логарифма $\xi = \text{const}$, то відносна похибка квантування $\delta = \text{const}$, тобто не залежить від значення вхідної величини.

Проте, основа логарифма залежить від коефіцієнта перетворення ПНС, часу розряду та ємності накопичуваного конденсатора. Відносна похибка основи логарифму визначається як:

$$\delta_\xi = 2(\delta_Y + \delta_t + \delta_{C_n}).$$

У роботі [10] показано, що відносна похибка основи логарифму не перевищуватиме 0,02 % і на стільки ж змінить відносну похибку квантування ЛАЦП з накопиченням заряду з імпульсним від'ємним зворотним зв'язком. Вплив цієї похибки може бути компенсований порівняно просто – так само, як компенсуються адитивні похибки у лінійних АЦП.

ЛАЦП з імпульсним зворотним зв'язком дають змогу реалізувати як послідовні, так і порозрядні перетворювачі, причому для їх функціонування потрібний лише один зразковий конденсатор, який може бути для інтегральної схеми навісним.

ЛАЦП на однакових резисторних блоках. З появою та розвитком інтегральної мікроелектроніки проблеми створення лінійних паралельних АЦП, зокрема дільник напруги та значна кількість компараторів в одній мікросхемі, були розв'язані, і сьогодні реалізовані інтегральні паралельні АЦП на 6–8 двійкових розрядів.

Дільник напруг у лінійних АЦП виконано у вигляді послідовно з'єднаних резисторів одного номіналу і через те є високотехнологічним з погляду інтегрального виготовлення, оскільки в інтегральній схемі відхилення однотипних елементів у процентному співвідношенні є однаковими, і тому похибки еталонних напруг від відхилення опорів резисторів дільника від номінального значення, спричиненого інтегральним виконанням дільника, не виникає (звичайно, за умови, що всі резистори дільника виготовлено на одній підкладці).

Для побудови паралельних логарифмічних АЦП такий дільник не придатний, оскільки крок квантування в логарифмічних АЦП є змінним і два сусідні рівні (еталонні напруги) повинні відрізнятися у ζ разів (тут ζ – основа логарифма), тобто два сусідні резистори дільника повинні відрізнятися у ζ разів. А дільник з різними значеннями опорів є нетехнологічним через виникнення значних похибок еталонних напруг внаслідок відхилення опорів резисторів дільника від номінального значення у разі інтегрального виготовлення перетворювача.

Цю проблему можна вирішити, якщо побудувати дільник напруги з однакових резисторних блоків. Спрощену функціональну схему запропонованого нами

ЛАЦП [11] зчитування наведено на рис. 10. Запропонований паралельний аналого-цифровий перетворювач містить джерело опорної напруги, дільник напруги, набір N компараторів, дешифратор вихідного коду перетворювача (на рис. 1.10 умовно не показаний), входи якого об'єднані з виходами компараторів з набору компараторів, об'єднані перші входи яких є входом перетворювача, а другий вхід кожного i -го компаратора підключений до відповідного виводу дільника напруги, вхід якого об'єднаний з виходом джерела опорної напруги U_0 .

Будуючи дільник напруги на однакових Γ -подібних резисторних ланках R - R'' і вводячи допоміжний резистор R' , можемо забезпечити необхідну кількість рівнів еталонних напруг лише трьома значеннями опорів, а саме:

$$R, R' = \frac{\zeta}{1-\zeta} R \text{ і } R'' = \frac{\zeta}{(1-\zeta)^2} R.$$

Отже, у вузлах дільника напруги формуються еталонні напруги U_1 - U_n . Кількість еталонних напруг дорівнює кількості розрядів (n) ЛАЦП, причому: $U_1 = \zeta^n U_0$; $U_2 = \zeta^{n-1} U_0$; $U_3 = \zeta^{n-2} U_0$; $U_{n-1} = \zeta^2 U_0$ і $U_n = \zeta U_0$.

Зауважимо, що за вимогами сучасної інтегральної технології мінімальне значення опорів у резисторних матрицях не повинно бути меншим за 1 Ом.

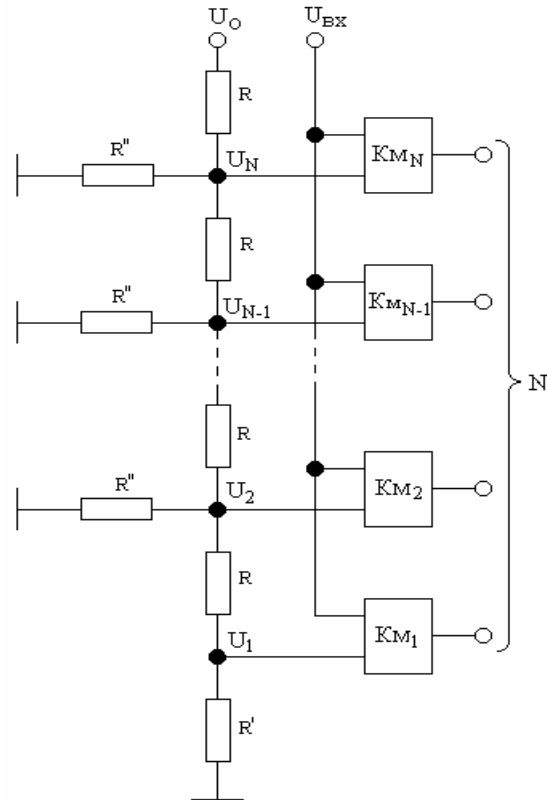


Рис. 1.10. Спрощена функціональна схема запропонованого паралельного ЛАЦП

Висновки

При створенні інтегральних ЛАЦП віддають перевагу перетворювачам, виконаним з однакових структурних блоків. Тому переважна більшість інтегральних ЛАЦП є конвеєрними; вони мають середню точність, що відповідає 8-ми двійковим розрядам.

Перспективними з погляду інтегрального виконання є створені на кафедрі КСА Національного університету “Львівська політехніка” ЛАЦП з імпульсним зворотним зв’язком, для практичної реалізації яких потрібний лише один навісний конденсатор, і паралельні ЛАЦП, що складаються з однакових резисторних блоків $R - R''$ і допоміжного резистора R' .

1. Jongwoo Lee. A 2.5 mW 80 dB DR 36 dB SNDR 22 MS/s Logarithmic Pipeline ADC/ Jongwoo Lee, Joshua Kang, Sunghyun Park, Jae-sun Seo, Jens Anders, Jorge Guilherme, Michael P. Flynn// IEEE JOURNAL OF SOLID-STATE CIRCUITS, vol.44, 2009, nr. 10, pp. 2755–2765.
2. Jorge Guilherme. New CMOS Logarithmic A/D Converters Employing Pipeline and Algorithmic Architectures/ Jorge Guilherme, Jose Franca // IEEE, 1995, nr. 2/95, pp. 529–532.
3. Jorge Guilherme. A CMOS Logarithmic Pipeline A/D Converter with a Dynamic Range of 80 dB/ Jorge Guilherme, J. Vital, Jose Franca // IEEE, 2002, nr. 3/02, pp. 193–196.
4. S. Sirimasakul. Low-Power Current-Mode Logarithmic Pipeline Analog-to-Digital Converter for ISFET based pH Sensor/ S. Sirimasakul, A. Thanachayanont, W. Jeamsaksiri// IEEE ISICIT, 2009, nr. 6/09, pp. 1340–1343.
5. J. Sit. A Micropower Logarithmic A/D with Offset and Temperature Compensation / J. Sit and R. Sarpeshkar // IEEE J. Solid-State Circuits, vol. 39, 2004, nr. 2, pp. 308–319.
6. Jongwoo Lee. A 64 Channel Programmable Closed-Loop Neurostimulator with 8 Channel Neural Amplifier and Logarithmic ADC / Jongwoo Lee, Member, Hyo-Gyuem Rhew, Daryl R. Kipke and Michael P. Flynn // IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 45, No. 9, SEPTEMBER 2010, 1935–1945.
7. Jongwoo Lee. A Closed-Loop deep brain stimulation device with a logarithmic pipeline ADC // A dissertation for the degree of PhD in the University of Michigan, 2008.
8. F Francesconi, F Maloberti. A low power logarithmic A/D converter // IEEE International Symposium on Circuits and Systems, 1996, ISCAS'96, Publication date 1996/5/12, Vol. 1, P. 473–476.
9. Rudy Van de Plassche, Integrated Analog-to-Digital and Digital-to-Analog Converters / Chapter 7 – Jorge Guilherme and Joao Vital. Logarithmic Analogue-to-Digital Converters, Kluwer, 1994, pp. 7–1–7–35.
10. Antoni U., Myczuda L., Myczuda Z., Szczesniak A. Logarytmiczne przetworniki analogowo-cyfrowe z nagromadzeniem ładunku i impulsowym sprzężeniem zwrotnym // PRZEGLĄD ELEKTROTECHNICZNY (Electrical Review), ISSN 0033-2097, R. 89, NR 8/2013, str. 277–281.
11. Патент 80691 Україна. Паралельний аналого-цифровий перетворювач // Мичуда З. Р., Куземко О. З., Коструба О. Р., 2007, Бюл. №17.