

Перемикачі S3 і S4 при цьому знаходяться в положенні “с” для вимірювання параметрів ємнісних обєктів за паралельною, а індуктивних обєктів – за послідовною схемами заміщення і в положенні “д” для інших випадків.

3. Висновки. Аналізуючи отримані результати, доходимо таких висновків:

1) Результат вимірювання не залежить від параметрів джерела синусоїдної напруги (амплітуди та частоти). Частота f_0 АЦП може бути забезпечена дуже стабільно.

2) Для вимірювання реактивних складових (C_x , L_x) як за паралельною, так і за послідовною схемами заміщення немає потреби у використанні зразкової реактивності (чого не забезпечують навіть мостові схеми).

3) Щоб отримати однакову залежність для реактивностей як за послідовною, так і паралельною схемами, необхідно забезпечити рівність коефіцієнтів ПВС k_1 та k_2 , зберігаючи при цьому значення зразкових опорів R_o однаковими.

4) Однакова залежність для активних опору та провідності ємнісних та індуктивних ПП досягається при рівності коефіцієнтів k_1 та k_2 .

5) Оскільки ПВС працюють із сигналами фіксованої частоти у визначеному діапазоні зміни амплітудних значень, то точність вимірювання (з урахуванням компенсації адитивної та мультиплікативної складових похибки) реактивностей зводиться практично до точності вимірювання активних величин (опору чи провідності) і визначається точністю встановлення частоти f_0 та похибкою зразкового резистора R_o .

1. Берлинер М.А. Измерение влажности. Изд. 2-е, перераб. и доп. М., 1973. 2. А.с. СССР №1370613 Цифровой измеритель CLR – параметров двухполюсников. Е.В. Походило, В.В. Хома // Бюл. изобрет. 1988. № 4. 3. Походило В. Малогабаритные измерители прямого преобразования CLR – параметров. Автореф. дис. уч. степ. канд. техн. наук. – Львів. 1990.

УДК 681.335 (088.8)

ЛОГАРИФМІЧНИЙ АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ З НАКОПИЧЕННЯМ ЗАРЯДУ

© Матецька Л.А., Мичуда З.Р., 2000

ДУ “Львівська політехніка”, кафедра “Автоматика і телемеханіка”

Запропоновано новий принцип побудови логарифмічних АЦП, що базується на накопиченні заряду у комутованих конденсаторах, і розглянуто особливості його реалізації.

In a paper the new principle of a construction logarithmic ADC, based on accumulation of a charge in commuted condensers is offered, and the singularities it of a realization are considered.

1. Вступ. Логарифмічні аналого-цифрові перетворювачі (ЛАЦП) значно переважають за своїми технічними можливостями лінійні АЦП [1-12] і тому викликають підвищеною зацікавленістю у розробників апаратури найрізноманітнішого призначення. Проте донедавна можливості створення дійсно логарифмічних АЦП обмежувалися фактично резистивними матрицями та інтегруючими перетворювачами. Істотними недоліками їх є те, що перші дозволяють реалізувати лише двійкову основу логарифма, а другі мають дуже великий час перетворення. Всі ж інші АЦП з логарифмічною характеристикою перетворення, зокрема на розрядні RC-колі [7,11] та на р-п переході напівпровідникового діода чи транзистора [8,11], не забезпечували всіх властивостей ЛАЦП і, передусім, – постійного значення відносної похибки перетворення, незалежного від значення вхідного сигналу.

Ситуація змінилася з появою ЛАЦП на комутованих конденсаторах (КК). ЛАЦП на КК, що були створені порівняно недавно [1-6,9,10,12], переважають за техніко-економічними показниками ЛАЦП інших [7,8,11] типів, зокрема: маютьвищу точність, забезпечують безпосереднє перетворення аналогового вхідного сигналу у числовимпульсний код, дозволяють одержати довільну основу логарифма, є більш технологічними у виготовленні.

Переважна більшість ЛАЦП на КК побудована на основі використання явища перерозподілу заряду (ПЗ). Хоча вже розроблено порівняно багато різних ЛАЦП на КК, питання пошуку нових принципів дії таких ЛАЦП залишаються відкритими.

У ЛАЦП з перерозподілом заряду логарифм визначають за формулою

$$N = \frac{1}{\ln \zeta} \ln \frac{U_{BX}}{U_0} . , \quad (1)$$

де $\zeta = \frac{C_H}{C_H + C_D} . , \quad \zeta = \text{const}$, C_H і C_D – ємності накопичуючого та дозуючого конденсаторів.

Потрібний коефіцієнт перетворення чи основа логарифма забезпечується відповідним вибором ємностей конденсаторів C_H і C_D .

2. Принцип дії. Запропонований нами новий принцип дії ЛАЦП базується на накопиченні заряду у комутованих конденсаторах, причому накопичення заряду у накопичуючому конденсаторі досягається завдяки перерозподілу заряду між ним і дозуючим конденсатором.

Спрощена схема ЛАЦП з накопиченням заряду наведена на рис.1; вона містить ключі K0, K1 і K2, конденсатори дозуючий C_D і накопичуючий C_H , а також компаратор K_m .

Суть роботи схеми полягає в такому. Перед початком перетворення (і в паузі між тактовими імпульсами) дозуючий конденсатор заряджається через замкнутий ключ K1 до рівня опорної напруги U_0 , а накопичуючий конденсатор розряджається через ключ K0 до нуля. Після розряду накопичуючого конденсатора ключ K0 розмикається і залишається у розімкнутому стані до закінчення перетворення.

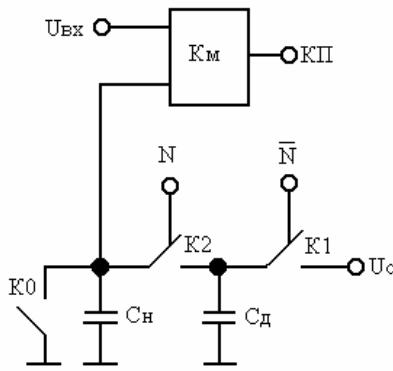


Рис. 1. Спрощена схема логарифмічного АЦП з накопиченням заряду

Під час дії тактового імпульсу ключ К1 розмикається, а ключ К2 замикається. При замкнутому ключі К2 відбувається перерозподіл заряду між конденсаторами, тобто дозуючий конденсатор Сд віддає частину свого заряду накопичуючому конденсатору Сн.

У паузі між тактовими імпульсами ключ К2 розмикається, а ключ К1 замикається. Таким чином дозуючий конденсатор заряджається до рівня опорної напруги, а накопичуючий конденсатор зберігає рівень напруги на ньому незмінним.

Опишемо роботу схеми, виходячи з відомого закону електростатики про збереження заряду системою заряджених тіл.

Початково накопичений конденсатор (у паузі між імпульсами) мав заряд

$$Q_0 = C_H U_0.$$

Під час дії першого тактуючого імпульсу напруга на конденсаторі Сн, тобто напруга на виході конденсаторної комірки, дорівнює

$$\begin{aligned} U_1(C_{\mathcal{D}} + C_H) &= C_{\mathcal{D}} U_0 \text{ або} \\ U_1 &= U_0 K \end{aligned}$$

і її приріст становитиме

$$\Delta U_1 = U_0 K.$$

У паузі між першим і другим тактуючими імпульсами дозуючий конденсатор знову зарядиться до рівня опорної напруги U_O .

Під час дії другого тактуючого імпульсу на заряд конденсаторів впливатиме не тільки опорна напруга, а і напруга U_1 , що залишилася на Сн після дії першого тактуючого імпульсу. Тому, використовуючи принцип суперпозиції, знайдемо, що за час дії другого тактуючого імпульсу конденсатор Сн зарядиться до напруги U_2 :

$$\begin{aligned} U_2(C_{\mathcal{D}} + C_H) &= C_{\mathcal{D}} U_0 + U_1 C_H = [1 + C_H] K U_0; \\ U_2 &= [1 + \zeta] K U_0 \end{aligned}$$

і приріст напруги на конденсаторі Сн становитиме

$$U_2 = U_2 - U_1 = \zeta K U_0.$$

Після закінчення другого тактуючого імпульсу Сд знову зарядиться до рівня U_O .

Під час дії третього тактуючого імпульсу конденсатор Сн зарядиться до напруги

$$U_3(C_{\mathcal{D}} + C_H) = C_{\mathcal{D}} U_0 + U_2 C_H = C_{\mathcal{D}} U_0 + [1 + \zeta] K U_0 C_H$$

і приріст напруги на конденсаторі С_н становитиме

$$\Delta U_3 = KU_0 \zeta^2.$$

Аналогічно після закінчення і-го тактуочого імпульсу конденсатор С_н зарядиться до напруги

$$U_I = [1 + \zeta + \zeta^2 + \dots + \zeta^{I-1}]KU_0$$

і приріст напруги на накопичуючім конденсаторі С_н становитиме

$$\Delta U_I = KU_0 \zeta^{I-1}.$$

Як бачимо з передостаннього виразу, значення напруги на накопичуючому конденсаторі змінюється за законом геометричної прогресії із знаменником $\zeta=1-K$. Тому, подаючи вираз в дужках як суму n членів геометричної прогресії за загальновідомою формулою

$$S_n = \frac{1 - a_1 \zeta^n}{1 - \zeta}$$

(a₁ – перший член геометричної прогресії), одержимо значення напруги на С_н після довільного за порядком і-го тактового імпульсу

$$U_I = [1 - \zeta^I]U_0. \quad (2)$$

Якщо після N-го тактуочого імпульсу напруга на накопичуючому конденсаторі U_N стане дорівнюватиме вхідній напрузі U_{BX}, тобто U_N = U_{BX}, спрацьовує компаратор Км і видає сигнал "Кінець перетворення".

Останній вираз можна записати як

$$U_{BX} = [1 - \zeta^N]U_0$$

або

$$\zeta^N = (1 - \frac{U_{BX}}{U_0}).$$

Логарифмуючи останній вираз, одержимо

$$N = \frac{1}{\log \zeta} \log(1 - \frac{U_{BX}}{U_0}). \quad (3)$$

Аналізуючи одержану характеристику перетворення, бачимо, що вона не відповідає логарифмічній залежності, оскільки одиниця у виразі в дужках є більшою, ніж відношення U_{BX}/U₀ і нехтувати нею не можна. Отже, у розглянутому варіанті існує значна похибка невідповідності логарифма, і такий перетворювач є лише нелінійним, а не логарифмічним.

Для забезпечення логарифмічної залежності між числом (N) тактових імпульсів, що надійдуть на конденсаторну комірку за час перетворення, і вхідною напругою необхідно подати на один із входів компаратора напругу з виходу конденсаторної комірки, а на другий – різницю напруг опорної та вхідної; останнє забезпечується введенням у перетворювач схеми віднімання між входом ЛАЦП і компаратором. Тоді характеристика перетворення набирає вигляду

$$N = \frac{1}{\log \zeta} \log \frac{U_{BX}}{U_0}. \quad (4)$$

З (4) випливає, що число (N) тактових імпульсів, що надійдуть на конденсаторну комірку за час перетворення пропорційне до відношення вхідної напруги до опорної, тобто перетворювач з накопиченням заряду, у який введено схему віднімання, є дійсно логарифмічним АЦП, оскільки його похибка невідповідності логарифму дорівнює нулеві.

Порівнюючи вирази (1) і (4), можемо зробити висновок, що характеристики перетворення ЛАЦП з перерозподілом заряду і ЛАЦП з накопиченням заряду є ідентичними, тобто ідентичними також є їх точнісні властивості.

3. Схемна реалізація ЛАЦП з накопиченням заряду. Структурна схема логарифмічного АЦП з накопиченням заряду, в якій реалізовано розглянутий принцип побудови, наведена на рис.2, де позначено: ГТІ – генератор тактових імпульсів; ФІІ – формувач імпульсних послідовностей Φ_1 і Φ_2 , який містить тригер (T) і перший та другий елементи I (I1 та I2); ОВ – одновібратор; ДОН - джерело опорної напруги; К0-К3 – ключі 0 - 3; C_d – дозуючий конденсатор; C_h – накопичуючий конденсатор; БК – буферний каскад; Км – компаратор; СВ – схема віднімання; ЛР – лічильник результату; РР – регистр результату; N – вихідний код, КП – сигнал «Кінець перетворення».

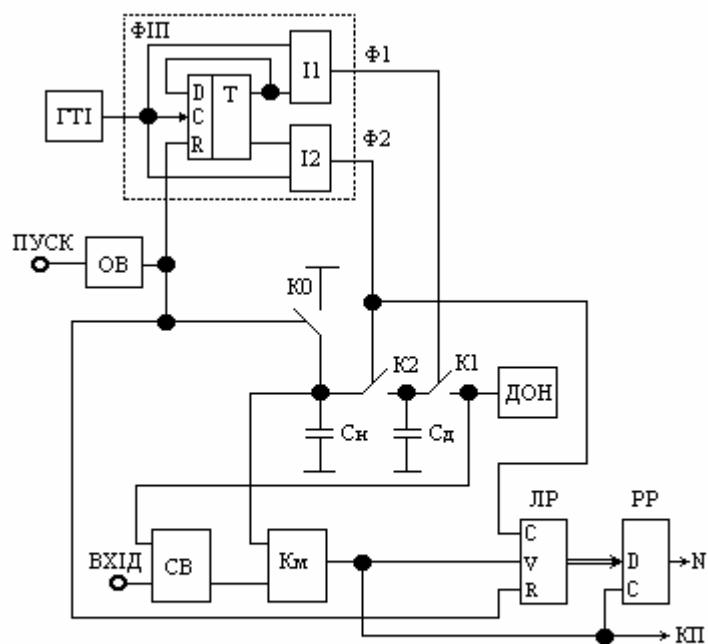


Рис.2. Функціональна схема логарифмічного АЦП з накопиченням заряду

Розглянемо роботу логарифмічного АЦП за схемою (рис.2). За командою "Пуск" одновібратор ОВ виробляє імпульс, яким логарифмічний АЦП установлюється в початковий стан, зокрема:

- обнулюється лічильник результату ЛР;
- обнулюється формувач імпульсних послідовностей ФІІ і блокується його робота;

- замикається ключ К0, через який розряджається до нульового рівня накопичуючий конденсатор Сн.

Після закінчення імпульсу одновібратора розпочинається перерозподіл заряду і процес накопичення заряду на Сн, як було описано вище.

Буферний каскад необхідний для того, щоб вхідним струмом компаратора не розряджався накопичуючий конденсатор Сн, тобто щоб підвищити точність ЛАЦП. Буферний каскад виконують за схемою повторювача напруги на операційному підсилювачі (ОП), внаслідок чого він має найвищий зі всіх можливих схем вхідний опір.

На точність ЛАЦП впливатиме і компаратор, оскільки його напруга зміщення визначатиме мінімальне значення кроку квантування. Оскільки сучасні інтегральні компаратори звичайно мають напругу зміщення 1 - 3 мВ, то необхідно передбачити шляхи її зменшення. Найпростіше ця задача вирішується побудовою компаратора двокаскадним. Перший каскад компаратора виконують на прецизійному операційному підсилювачі з малим значенням напруги зміщення, наприклад, на ОП типу К140УД17А, напруга зміщення якого не перевищує 75 мкВ. Щоб істотно не знижувалася швидкодія компаратора (за рахунок малої швидкості наростання вихідної напруги прецизійного ОП), другий каскад виконують на серійному інтегральному компараторі, наприклад, К554САЗА, на перший вхід якого подається вихідна напруга першого каскаду, а на другий вхід – порогова напруга, значення якої вибирається набагато більшим за напругу зміщення серійного компаратора, але не більшим, ніж 50-100 мВ. У результаті двокаскадний компаратор має напругу зміщення, що визначається операційним підсилювачем на вході, і швидкодією, лише незначно нижчу від серійного інтегрального компаратора.

До лічильника результату особливих вимог не ставиться – він повинен лише підрахувати число імпульсів послідовності Ф2, що надійдуть на вхід ключа перерозподілу заряду К2.

Регістр результату РР вводиться в схему для того, щоб зберігати результат між двома перетвореннями і звільнити ЛР для роботи у наступному перетворенні. Результат перетворення N записується в РР вихідним імпульсом компаратора Км.

Джерело опорної напруги повинно забезпечувати підвищенну стабільність напруги. Тому воно виконане двокаскадним: перший каскад – параметричний стабілізатор напруги на прецизійному стабілітроні, наприклад, типу КС191У, що забезпечує основну похибку напруги стабілізації в межах 0,001%, а другий - масштабуючий перетворювач на прецизійному операційному підсилювачі для приведення вихідної напруги параметричного стабілізатора до рівня 10 В.

Для підвищення точності за рахунок виключення перевантажень ДОН при заряді дозуючого конденсатора Сд аналоговий ключ К1 доцільно виконати за схемою, запропонованою у [4]. Цей ключ містить операційний підсилювач і три ключові елементи (якими власне є інтегральні аналогові ключі на польових транзисторах). Особливістю ключа є те, що як вихід ОП, так і інвертуючий вхід ОП підключені до навантаження через перший і другий ключові елементи (КЕ1 і КЕ2), а між інвертуючим входом ОП і виходом ОП включений третій ключовий елемент (КЕ3), який працює у протифазі до перших двох ключових елементів КЕ1 і КЕ2. Тому у розімкнутому стані

такого аналогового ключа (КЕ1 і КЕ2 – розімкнуті) ОП охоплений 100%-м зворотним зв'язком по напрузі через замкнутий КЕ3, тобто схема являє собою повторювач напруги, і на виході ОП відробляється рівень підведеного до ключа вхідної напруги. За рахунок цього перехід від розімкнутого стану (КЕ1 і КЕ2 - розімкнуті) до замкнутого стану (КЕ1 і КЕ2 - замкнуті) відбувається без перехідних процесів в ОП, бо напруга на виході ОП завжди має рівень опорної напруги. Це сприяє підвищенню точності при перерозподілі заряду в конденсаторній комірці логарифмічного АЦП.

Крім того, підвищенню точності логарифмічного АЦП сприяє і те, що при зміні стану ключа К1 на виході джерела опорної напруги завжди зберігається режим неробочого ходу, оскільки вхідний опір ключа К1 фактично дорівнює синфазному опору ОП, тобто досягає 100 МОм.

Щоб уникнути перевантаження ключа К0 при розряді на спільну шину накопичуючого С_Н конденсатора, необхідно у стокове коло ключового елемента включити обмежуючий опір порядку 100 Ом.

4. Висновки. 1) Запропонований принцип побудови ЛАЦП, що базується на накопиченні заряду у комутованих конденсаторах, дозволяє реалізувати новий вид ЛАЦП середньої та високої точності. 2) Характеристики перетворення ЛАЦП з накопиченням заряду і ЛАЦП з перерозподілом заряду є ідентичними.

1. А.с. 949663 (СССР). Способ определения логарифма / З.Р.Мычуда, В.Б.Дудыкевич // Бюл.. изобрет., 1982, № 29. 2. А.с. 1157551 (СССР). Логарифмический аналого-цифровой преобразователь / В.Б.Дудыкевич, З.Р.Мычуда, В.И.Нечепоренко // Бюл. изобрет. 1985, № 19. 3. А.с. 1382253 (СССР). Логарифмический аналого-цифровой преобразователь // З.Р.Мычуда / дата рег. 15.11.1987. 4. А.с. 1425726 (СССР). Логарифмический аналого-цифровой преобразователь/ З.Р.Мычуда, В.П.Лукашевич // Бюл. изобрет., 1988, № 35. 5. А.с. 1429136 (СССР). Логарифмический аналого-цифровой преобразователь / З.Р.Мычуда, Н.В.Яворский // Бюл. изобрет., 1988, № 37. 6. Мичуда З.Р. Підвищення точності та швидкодії послідовних логарифмічних АЦП з перерозподілом заряду // Матеріали 4-ї Міжнародної НТК "Контроль і управління в технічних системах": Т.2. - Вінниця: УНІВЕРСУМ-Вінниця, 1997. С.131-136. 7. Ямний В.Е. Анало-цифровые преобразователи напряжений в широком динамическом диапазоне. Минск, 1980. 8. Коломбет Е.А. Микроэлектронные средства обработки аналоговых сигналов. М., 1991. 9. Мулявка Я. Схемы на операционных усилителях с переключаемыми конденсаторами: Пер. с польск. М., 1992. 10. Z.R.Mychuda, A.Z.Piskozub "A charge redistribution analog-to-digital converters modelling" // International Workshop on ADC MODELLING. PROCEEDINGS. House of Scientists, Smolenice Castle, Slovak Republic, May 7-9, 1996, pp.100-105. 11. S.Cantarano, G.Pallotino. Logarithmic Analog-to-Digital Converters: A Survey. "IEEE Transactions on Instrumentation and Measurement", Vol. IM 22, No 3, September, 1973, pp. 201-213. 12. C.C.Lefas. A serial charge redistribution logarithmic A/D converter // Int. Journal of Circuit Theory and Applications. Vol.17. 1989. Pp.47-54.