

Алгоритм обробки і формування трафіку в телекомунікаційних системах на основі мережевих процесорів

Роман Бак

Кафедра телекомунікацій, Національний університет "Львівська політехніка", УКРАЇНА,
м. Львів, вул. С. Бандери, 12, E-mail: bromkozavr@yahoo.com

The paper presents network processors architecture and services, describes the use of network processors in the devices of traffic processing and formation, and presents an algorithm of traffic processing and formation in telecommunication networks.

1. Загальна характеристика проблеми

Сучасні телекомунікаційні мережі характеризуються швидким розвитком сегментів інформаційної інфраструктури і послуг зв'язку. Однією з найважливіших проблем, при цьому, є завдання мінімізації витрат і збільшення доходів при одночасному наданні всіх нових сервісів та послуг. Провайдерам послуг потрібне мережеве обладнання, що володіє не тільки високою продуктивністю, але і гнучкістю, що б дозволило додавати нові платні сервіси по мірі того, як вони пристосовуватимуть мережі новим стандартам. Для задоволення цих вимог особливо важливими є програмовані мережеві процесори, оскільки на перший план виходить швидкість обробки пакетів, а тут усе навантаження лягає на активні елементи мережевої інфраструктури – маршрутизатори, комутатори, вузли доступу та інші пристрої, що беруть участь у формуванні трафіку в пакетних мережах.

2. Вимоги до обробки інформації в телекомунікаційній мережі

Для кожного рівня мережі потрібне специфічне поєднання продуктивності, характеристик і витрат. Щоб бути ефективними, мережеві процесори повинні бути оптимізовані не тільки відповідно до особливих вимог в плані обладнання, але і з урахуванням сервісів, що надаються в кожному сегменті мережевої інфраструктури.

2.1. Вимоги до абонентського обладнання

Для того, щоб бути повноцінною функціональною частиною інфраструктури останньої милі, абонентські пристрої повинні бути сумісними з діючими та планованими сервісами, а також взаємодіяти з іншими частинами мережі. Отже, вимоги до абонентського обладнання є наступними:

- відповідність продуктивності глобальних мереж продуктивності провідних мереж;
- високий рівень інтеграції для підтримки розширених мережевих сервісів;
- здатність до взаємодії з обладнанням доступу на 1-му і 2-му рівнях, а також із граничним обладнанням на 3-му і вищих рівнях мережі провайдера послуг;
- простота конфігурації і дистанційне керування, запас продуктивності для підтримки нових і оновлених стандартів;
- невисокі ціни.

2.2. Вимоги до обладнання для мережевого доступу

Обладнання для доступу до мереж є першою точкою об'єднання трафіку, який поступає від абонентського обладнання і далі передається у напрямку до магістральної частини мережі. Широке використання мережі Інтернет вимагає великомасштабної і економічної агрегації численних низькошвидкісних з'єднань в швидкісний потік на подальших рівнях мережі. До числа вимог, які пред'являються до обладнання для доступу, входять:

- підтримка різних інтерфейсів фізичного рівня і протоколів 2-го рівня;
- підтримка інтерфейсів різних протоколів;
- зменшення займаної площі і формфактора обладнання, зниження енергоспоживання.

2.3. Вимоги до обладнання вводу-виводу потоків

Якщо обладнання для доступу об'єднує і розподіляє численні потоки даних, що поступають від абонентських пристроїв, то обладнання, розташоване на межі мережі, надає різноманітні мережеві сервіси, засновані на характеристиках трафіку. Основні вимоги до граничного обладнання:

- простота надання сервісів;
- нарощуваність продуктивності і функціональності;
- можливість плавного переходу на нові стандарти.

2.4. Вимоги до магістрального обладнання

У магістральній частині мережі розташовуються високопродуктивні маршрутизуючі комутатори, що агрегують і перенаправляють трафік, який поступає від сотень граничних пристроїв, за допомогою мультигігабітних і терабітних комутаторів. Вимоги до магістрального обладнання наступні:

- висока нарощуваність продуктивності для комутації і маршрутизації;
- висока ефективність, включаючи надлишковість і можливість гарячого резервування;
- конструктивне виконання, сумісне зі специфікацією NEBS.

3. Використання мережевих процесорів в пристроях обробки та формування трафіку

У міру розвитку мереж ефективність мережевих процесорів все сильніше залежить саме від інтелектуальної обробки пакетів на швидкостях, співмірних з швидкостями провідних мереж, а не тільки від продуктивності. Для надання платних сервісів провай-

дерам буде потрібно поєднання продуктивності і гнучкого контролю над ресурсами. Наприклад, для каналу передачі даних із швидкістю 10 Гбіт/с поглиблена перевірка пакетів повинна здійснюватися з інтервалом в 35 наносекунд. Мережевий процесор повинен виконувати необхідні застосування, а потім передавати їх без втрат, в правильній послідовності і на необхідній швидкості.

Архітектура мережевих процесорів корпорації Intel ідеально підходить для вирішення цієї проблеми, надаючи високопродуктивну платформу, що програмується виробниками обладнання для розгортання нових застосувань обробки даних. Підсистема мульти-обробки мережевого процесора другого покоління гарантує наявність агрегованої обчислювальної потужності, достатньої для обробки пакетів, що поступають на швидкостях провідного зв'язку на рівні 10 Гбіт/с.

Крім того, нові процесори Intel підтримують аналіз потоку пакетів для вирішення таких проблем, як розділення операції маршрутизації на декілька послідовних завдань, що включають отримання пакетів, звернення до таблиць маршрутизації і класифікація пакетів. Завдяки продуктивності і гнучкості, які забезпечує цей програмний конвеєр обробки даних, процесор може виконувати одночасно декілька завдань, враховуючи при цьому залежності між часом і даними.

Архітектура мережевого процесора другого покоління включає першу реалізацію унікальної технології Hyper Task Chaining корпорації Intel, що дозволяє розділити один потік пакетів на декілька послідовних завдань, які легко з'єднуються один з одним. Технологія регістрів пам'яті дозволяє розділяти сигнали даних і подій між потоками і мікроблоками практично без затримки, забезпечуючи їх узгодженість. Інша новинка – кільцеві буфери (Ring Buffers) – підтримує взаємодію між мікроблоками за принципом «першим прибув, першим обслужений» (FIFO), реалізуючи високоєфективний механізм для гнучкого скріплення завдань між різними програмними конвеєрами. Завдяки поєднанню гнучкої програмної конвеєрної обробки і швидкої комунікації між процесами, технологія Hyper Task Chaining дозволяє мережевим процесорам Intel IXA виконувати складну обробку даних на швидкості провідної передачі

Мережеві процесори другого покоління побудовані на ядрі Intel Xscale з низьким енергоспоживанням. Дане ядро призначене для виконання широкого діапазону складних завдань обробки даних, включаючи обробку додатків, зв'язок, управління і оновлення структур даних, а також настройку і управління пристроями для передачі інформації і пристроями комутації. Крім того, ядро Intel Xscale обробляє пакети, які вимагають додаткової складної обробки.

Технологія Intel Xscale, у свою чергу, забезпечує високу продуктивність завдяки технології Intel Superpipelined Technology, яка є багатоступінчатою, високоєфективною конвеєрною архітектурою, яка зводить до мінімуму затримки і підтримує високу

тактову частоту процесора при наднизькому енергоспоживанні. Заснована на підсистемі команд ARM версії 5TE, технологія Intel Xscale гарантує відмінне співвідношення енергоспоживання і продуктивності, а також сумісність з мережевими процесорами Intel першого покоління. У мережевих процесорах Intel другого покоління мікропристрої та ядро Intel Xscale об'єднані в одній мікросхемі. Такий інтегрований підхід відкриває виробникам обладнання великі можливості в тих випадках, коли необхідно привести у відповідність завдання по обробці даних і ресурси при одночасній мінімізації витрат на інтеграцію.

4. Сімейство мережевих процесорів Intel IXA Network: архітектура та сервіси

Новітнє сімейство мережевих процесорів Intel дає можливість надавати різні сервіси для абонентів, створювати глобальні мережі на базі стандарту OC-48 із швидкістю передачі 2,5 Гбіт/с і задовольняти специфічні вимоги обладнання для магістральних мереж на базі стандарту OC-192 із швидкістю передачі 10 Гбіт/с.

Мережевий процесор Intel Ixp425 для пристроїв, що встановлюються у абонентів

Сімейство мережевих процесорів Intel IXP425 для абонентських пристроїв забезпечує інтеграцію на одній мікросхемі програмованого високопродуктивного ядра Intel Xscale для обробки додатків і трьох мережевих процесорних блоків для високошвидкісної пакетної обробки. Крім того, мережевий процесор Intel IXP425 володіє інтегрованими інтерфейсами для глобальних і локальних мереж, підтримує передачу голосу і відео, а також служби мережевого адміністрування і забезпечує безпеку. Архітектура паралельної обробки мережевого процесора Intel IXP425 у поєднанні з різними швидкостями роботи ядра дозволяє розробникам приводити продуктивність у відповідність з вимогами конкретних застосувань. Завдяки програмному забезпеченню і платформі для розробки сімейство мережевих процесорів Intel IXP425 є основою для всеосяжного середовища розробки, призначеної для швидкого випуску продукції на ринок і для створення додатків останньої милі, таких як абонентське обладнання і видалені мультиплексори доступу (DSLAM) для багатоквартирних будівель (житлових будинків, готелів).

Мережевий процесор Intel IXP2400 для пристроїв доступу і граничного обладнання

Процесор Intel IXP2400 відповідає середньому рівню продуктивності в сімействі мережевих процесорів Intel другого покоління. Він призначений для широкого діапазону пристроїв доступу і граничного обладнання, включаючи мультисервісні комутатори, маршрутизатори, широкосмугові пристрої доступу і системи для безпроводної інфраструктури, що працюють на швидкостях різних стандартів: від OC-12 ка OC-48/2,5 Гбіт/с. За рахунок восьми багатопотокових

мікропристроїв і інтегрованого ядра Intel Xscale архітектура процесора Intel IXP2400 дозволяє розробникам зробити наступний крок по шляху підвищення продуктивності і додавання нових функцій до обладнання, заснованого на процесорі Intel IXP1200.

Мережевий процесор Intel IXP2800 для граничного і магістрального обладнання

Мережевий процесор Intel IXP2800 забезпечує найвищий рівень продуктивності в сімействі мережевих процесорів Intel другого покоління, включаючи 16 повністю програмованих багатопотокових мікропристроїв для передачі пакетів і управління трафіком і ядро Intel Xscale, інтегровані на одній мікросхемі. Цей мережевий процесор здатний виконувати більше 25 млрд. операцій в секунду для обробки пакету розміром до 40 байт, передаваного по оптичній мережі, при швидкості надходження даних 10 Гбіт/с.

5. Алгоритм обробки і формування трафіку

Запропоновано алгоритм обробки і формування трафіку на межі транспортна мережа – мережа доступу. В якості транспортної мережі використовується транспортна мережа на основі технології IP/MPLS, мережею доступу може бути будь-яка мережа.

По мірі надходження пакетів з транспортної мережі аналізується стек міток. Мітки вказують на маршрут доставки по мережі та містять інформацію про параметри якості сервісу для даного виду трафіку. Відповідно, приймається рішення про передачу пакета даних далі по мережі IP/MPLS, якщо пакет не досяг кінцевого роутера, чи передачу пакету через мережу доступу до абонента. Передача пакетів даних в даному випадку здійснюється відповідно до пріоритету прийнятого трафіку (Рис.1).



Рис. 1. Блок-схема алгоритму обробки і формування трафіку

Висновок

В даній роботі було розглянуто проблему мінімізації витрат і збільшення доходів при одночасному наданні нових сервісів та послуг. Для вирішення цієї проблеми запропоновано використання мережевих процесорів корпорації Intel, як високопродуктивної платформи, яка програмується виробниками обладнання для розгортання нових застосувань обробки даних, що передаються по мережі. В результаті чого побудовано алгоритм обробки і формування трафіку на межі транспортна мережа – мережа доступу.

- [1] Гольдштейн А.Б., Гольдштейн Б.С. Softswitch. – BHV:2006 – 368 с.
- [2] Internetworking with TCP/IP: Principles, Protocols, and Architecture, Duglas E. Comer, Prentice Hall, 1995.
- [3] Семенов Ю.А., Telecommunication technologies - телекоммуникационные технологии (v3.1, 18 квітня 2008 року).