

вання; резервне копіювання критично важливих даних; відновлення роботи системи електронної комерції після відмов, особливо для систем з підвищеними вимогами щодо доступності; захист від внесення несанкціонованих доповнень і змін; забезпечення засобів контролю, наприклад, за допомогою використання програм у вибірковому контролі та альтернативні варіанти програмного забезпечення для повторення критично важливих обчислень.

Висновки. Запропоновано методи прогнозування результатів масових випробувань ризиків в системах електронної комерції. Такі прогнози поки що можна здійснювати стосовно повторних вибірок, ґрунтуючись на класичному означенні ймовірності, тобто за умови, що дослід здійснюється відносно обмеженої за обсягом сукупності об'єктів

1. Берко А.Ю., Висоцька В.А., Чурун Л.В. Алгоритми опрацювання інформаційних ресурсів в системах електронної комерції // Вісн. Нац. ун-ту "Львівська політехніка". – 2004. – № 519. – С. 10–20. 2. Берко А.Ю., Висоцька В.А. Проектування навігаційного графу web-сторінок бази даних систем електронної комерції // Вісн. Нац. ун-ту "Львівська політехніка". – 2004. – № 521. – С. 48–57. 3. Береза А.М. Електронна комерція. – К., 2002. 4. Верес О.М., Верес О.О., Рішняк І.В. Методи оцінки та моделі управління банківськими ризиками // Вісн. Нац. ун-ту "Львівська політехніка". – 2004. – № 519.

УДК 621.382

Білаль Аль-Забі, А.Б. Керницький, С.П. Ткаченко
Національний університет "Львівська політехніка",
кафедра систем автоматизованого проектування

ВСТАНОВЛЕННЯ ІСНУВАННЯ НЕОБХІДНИХ УМОВ ЕКВІВАЛЕНТНОСТІ СХЕМ

© Білаль Аль-Забі, Керницький А.Б., Ткаченко С.П., 2007

Розглянуті можливі шляхи встановлення існування необхідних умов еквівалентності схем РЕА під час розв'язання задач верифікації і функціональної декомпозиції схем. У першому випадку необхідно реалізувати класифікатор схемних елементів. Інший варіант розв'язання задачі – реалізація класифікатора схемних ланцюгів.

Some possible ways to determine scheme equivalence necessary conditions have been considered. Scheme equivalence is to be checked while solving the problems of verification or functional decomposition of schemes. In the first case, a scheme element classifier is to be realized. Another solution variant applies net classifier.

Вступ. Під час розв'язання задач функціональної декомпозиції схем верифікації результатів проектування буває необхідно розробити ефективні алгоритми попарного встановлення еквівалентності схем. Водночас задачі такого типу належать до NP-повних задач [1], розв'язання яких вимагає достатньо великих часових витрат навіть у разі використання поліноміальних алгоритмів, побудованих на евристичних прийомах. У зв'язку з цим виникає проблема попереднього, з відносно невеликими часовими витратами, аналізу можливості розв'язання задачі, тобто встановлення існування необхідних умов еквівалентності схем.

Моделі схем та їх елементів. При встановленні еквівалентності схем значну увагу необхідно приділити вибору моделей схем та їхніх елементів, оскільки це може суттєво вплинути на ефективність розв'язку задач як з погляду швидкодії, так і з погляду власне встановлення функціональної еквівалентності схем (які, наприклад, відповідають окремим конструктивам або схемі вхідного завдання) і відновленої з результуючої топології. Відповідно, на вибір моделі можуть вплинути такі фактори:

- спроби розв'язання задачі, як правило, ґрунтуються на використанні апарату теорії графів, що приводить до необхідності встановлення ізоморфізму графів [2];
- встановлення ізоморфізму графів є задачею експоненціальної складності, що обумовлює застосування евристичних алгоритмів поліноміальної складності для задач практичної розмірності. Ефективність таких алгоритмів значною мірою залежить від обраних критеріїв встановлення ізоморфізму графів (набору інваріант), що, своєю чергою, визначається типом графової моделі схеми;
- неповний, з функціональної точки зору, опис схеми, заданої у вигляді графа (гіперграфа), призводить до відсутності гарантії еквівалентності відповідних схем навіть у встановлення ізоморфізму їх графів (гіперграфів) [3];
- з досвіду розроблення програм розв'язання задачі функціональної декомпозиції – покриття схеми підсхемами із заданого набору [4] – стали зрозумілими переваги поетапного розв'язання подібних задач з уточненням на кожному етапі моделей елементів і схем, що дає змогу їх розширити, тобто деталізувати опис.

Вказані вище фактори обумовлюють створення евристичних алгоритмів, що використовують для формалізації апарат теорії множин [3]. Теоретико-множинна модель схеми дає змогу задати практично будь-які характеристики елементів і схемної топології, отримавши відповідний опис схем. Водночас за необхідності від теоретико-множинної можна перейти до графової моделі у вигляді сітки, зваженої за вершинами, або – за ребрами. Можливості повнішого опису схеми, своєю чергою, дають змогу розширити простір ознак, необхідних для встановлення еквівалентності схем, що зменшує ймовірність виникнення невизначеності під час розв'язання задач функціональної компоновки (декомпозиції) і верифікації.

Схемні елементи (наприклад, на функціонально-логічному рівні) можна поділити на дві групи: із взаємозамінними (інваріантними) групами контактів; без інваріантних груп контактів (але, як правило, з інваріантними контактами). Набір функцій, які може реалізувати певний елемент, однозначно визначається його типом і можливими способами під'єднання в схемі [3].

Подаючи схему як множину елементів, можна відповідно задати її описом топологічних характеристик множини її елементів [3]. Для цього розглядається розширена модель елемента разом із інцидентними йому ланцюгами, які можна, своєю чергою, класифікувати так (рис. 1):

1. Внутрішні ланцюги, що з'єднують контакти тільки одного, i -го елемента, Z_1^i ;
2. Змішані ланцюги, що з'єднують не менше двох контактів i -го елемента з контактами інших елементів Z_2^i ;
3. Зовнішні ланцюги, кожен з яких з'єднує один контакт i -го елемента з контактами інших елементів Z_3^i .

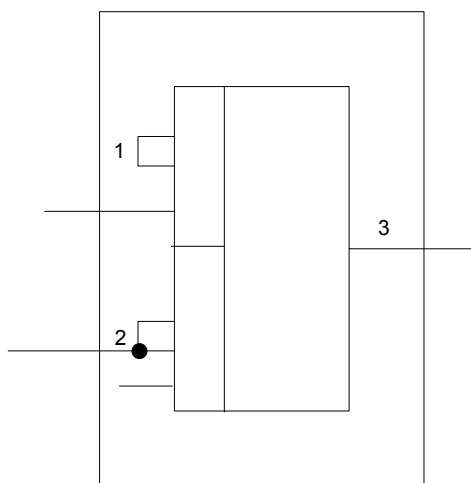


Рис. 1. Різновиди ланцюгів елемента

Отже, множина інцидентних і-му елементу ланцюгів $Z^i = Z_1^i \cup Z_2^i \cup Z_3^i$. Класифікацію ланцюгів можна розширити так: кожний клас ланцюгів розбити на підкласи відповідно до кількості інцидентних їм контактів елементів (додатково можна врахувати типи елементів і контактів). Така процедура дає можливість поетапного уточнення моделі до необхідного рівня адекватності. При цьому треба враховувати той факт, що деталізація моделі може спричинити значне падіння швидкодії обробляючих алгоритмів без істотного впливу на якість очікуваних результатів.

Необхідні умови еквівалентності схем. Можливі шляхи розв'язання задачі встановлення існування необхідних умов еквівалентності схем було розглянуто у роботі [5]. Ідея одного з підходів полягає в попередньому розподілі елементів схем за класами з подальшим встановленням існування в схемах необхідних класів елементів потрібної потужності за кожним класом. При цьому можна використати модель елементів, що має можливість розширення [3], для регулювання глибини пошуку при формуванні набору характеристик елементів з метою їхнього віднесення до того чи іншого класу еквівалентності. Зрозуміло, що збільшення глибини пошуку спричинить додаткові часові витрати, тому розмірність задачі може істотно вплинути на розмірність кортежа характеристик елементів в тій чи іншій конкретній задачі. При мінімальній глибині пошуку кортеж може складатися тільки з типу елемента. Збільшення глибини пошуку на моделі елемента, що має можливість розширення, дасть до цього кількість і кортежі типів задіяних контактів за внутрішніми, змішаними і зовнішніми ланцюгами. У разі необхідності глибину пошуку можна збільшити за рахунок формування додаткових кортежів, які описують суміжні елементи з їх типами задіяних контактів за зовнішніми і змішаними ланцюгами.

Інший шлях розв'язання задачі побудований на класифікації ланцюгів схем. Це тим зручніше, що з метою підвищення швидкодії схему у пам'яті ЕОМ описано як у варіанті "елемент (контакт) – ланцюг", так і у варіанті "ланцюг – елемент (контакт)". Тоді необхідною умовою розв'язання задачі встановлення еквівалентності схем може бути, зокрема наявність у схемах відповідних класів (підкласів) ланцюгів з такими складовими кортежів порівняння, як кількість і тип схемних елементів ланцюга, кількість і типи задіяних в схемі контактів і т. д.

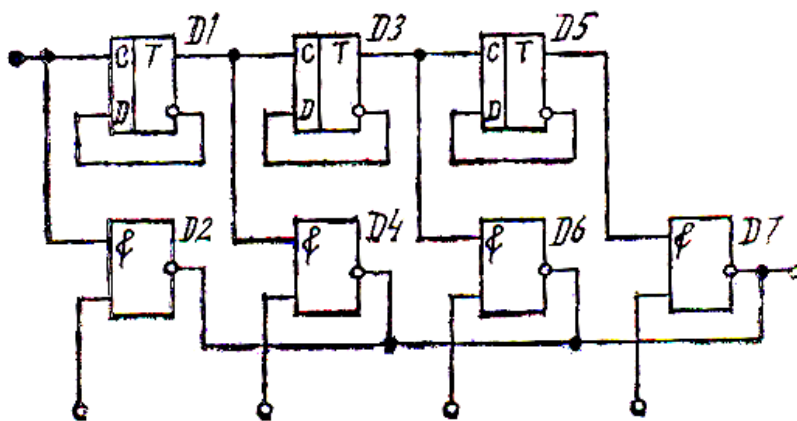


Рис. 2. Фрагмент схеми пристрою

Так, наприклад, для схеми, наведеної на рис. 2, де є три типи елементів (1 – рознімання, 2 – D1, D3, D5, 3 – D2, D4, D6, D7) з одним типом контактів у рознімання, чотирма у D1, D3, D5 і двома у D2, D4, D6, D7, кортеж порівняння для ланцюга, що з'єднує рознімання і елементи D2, D4, D6, D7, міг би виглядати так:

$\langle 5; 1(1); 3(2); 3(2); 3(2) \rangle$.

Для елемента, наприклад, D3, кортеж порівняння може виглядати так:

$\langle 5; 1(2,4); 0; 2(1,3) \rangle$

Висновки. Отже, встановлюючи еквівалентність схем для розв'язання задач функціональної декомпозиції і верифікації, можна використати схемну модель з необхідним ступенем деталізації на кожному кроці роботи алгоритму. Цю модель можна подати у вигляді сітки, зваженої за вершинами, а у разі необхідності – і за ребрами. Вага становитиме динамічний кортеж параметрів елементів і ланцюгів необхідного ступеня деталізації.

Встановити наявність необхідних умов для еквівалентності схем можна так: класифікацією елементів, класифікацією ланцюгів, комбінованим підходом. Глибину (деталізацію) пошуку при цьому можна змінювати залежно від розмірності задачі та інших умов і обмежень.

1. Базилевич Р.П. *Декомпозиционные и топологические методы автоматизированного конструирования электронных устройств.* – Львов: Вища школа, 1981. – 168 с. 2. Бершадский А.М. *Разрезание схем на части с использованием макропроцедуры выделения в графе изоморфных подграфов // Вычислительная техника: Материалы Всесоюз. конф. “Автоматизированное техническое проектирование электронной аппаратуры”.* – Вильнюс: Минвуз Лит.ССР, 1979. – С. 61–64. 3. Bilal Al-Zabi, A.Kernytskyu, S.Tkatchenko. *Models of Circuits and Their Elements for Functional Decomposition and Verification at the Stage of Computer Systems' PC Boards Design.* – *The Experience of Designing and Application of CAD Systems in Microelectronics. Proceedings of the IXth International Conference CADSM'2007, Lviv-Polyana. Publishing House of Lviv Polytechnic National University, 2007.* – P. 286–287. 4. Базилевич Р.П., Ткаченко С.П., Радзивил А.З., Паньків М.Р. *Пакет прикладных программ “Покрытие”.* РФАП, ИК АН УССР. – К., 1984. 5. Bilal Al-Zabi, A.Kernytskyu, S.Tkachenko. *Ways to Establishing Necessary Features of Circuit Equivalence.* – *Perspective Technologies and Methods in MEMS Design. Proceedings of the IIIrd International Conference of Young Scientists MEMSTECH'2007, Lviv. Publishing House of Lviv Polytechnic National University, 2007.* – P. 153.