

УДК.621.3.049

А.О. Дружинін¹, І.Т. Когут², В.І. Голота², В.В. Довгий²¹Національний університет “Львівська політехніка”,
кафедра напівпровідникової електроніки;²Прикарпатський національний університет, м. Івано-Франківськ,
кафедра радіофізики і електроніки

ПРИЛАДНО-ТЕХНОЛОГІЧНЕ МОДЕЛЮВАННЯ НАНОРОЗМІРНИХ ТРИВИМІРНИХ КНІ-СТРУКТУР

© Дружинін А.О., Когут І.Т., Голота В.І., Довгий В.В., 2011

A.O. Druzhinin¹, I.T. Kogut², V.I. Golota², V.V. Dovhy²

INSTRUMENT TECHNOLOGICAL DESIGN OF NANOSCALED THREE-DIMENSIONAL SOI-STRUCTURES

© Druzhinin A.O., Kogut I.T., Golota V.I., Dovhy V.V., 2011

Розроблено оригінальні методи формування локальних нестандартних дворівневих тривимірних структур «кремній-на-ізоляторі» (КНІ), які за сумісними технологіями виготовлення конструктивно можуть бути комбіновані з одно- або дворівневими мікропорожнинами під поверхнею кремнієвої пластини. Виконано приладно-технологічне моделювання таких структур. На основі тривимірних КНІ структур розроблено і оптимізовано конструкцію комбінованого МОН транзистора, промодельовано його електричні і теплові характеристики. Показано, що запропоновані тривимірні КНІ-структури є перспективними для проектування елементної бази як зі стандартними, планарними конструкціями, так і з об'ємними, тривимірними архітектурами для побудови на цій основі інтегральних схем, мікросистем- та мікролабораторій-на-кристалі. Показано, що комбінований МОН транзистор можна використовувати для виготовлення нанорозмірних пристроїв.

Ключові слова: приладно-технологічне моделювання, кремній-на-ізоляторі, мікросистеми-на-кристалі, комбінований МОН транзистор.

In this paper the original formation methods of the local nonstandard with one- and two layers 3D “silicon-on-insulator”(SOI) structures are developed. These structures are combined with one- and two levels of microcavities under surface of silicon wafer. The device technological simulation of such structures is provided. Are shown that proposed 3D SOI structures are a perspective material for the elements design as well as with standard planar constructions on the bulk silicon and 3D architectures for IC, system-on-chip (SoC) and laboratories-on-chip (LoC). Proposed combined MOS transistor may be used for fabrication nanoscale devices.

Key words: device technological simulation, silicon-on-insulator, system-on-chip, combined MOS transistor.

Вступ

Традиційно для створення елементної бази інтегральних схем, сенсорної електроніки і мікросистемної техніки зі структурами КНІ використовують суцільні, по всій поверхні пластини КНІ-плівки, які виготовлять за промисловими технологіями (методи SIMOX, ELTRAN, SmartCut,

Unibond, BESOI) [1]. Такі структури прийнято вважати стандартними, вони є достатньо дорогими і вигідними для виробника таких вихідних пластин. Проте, враховуючи сучасні тенденції розвитку та зменшення геометричних та літографічних розмірів інтегральних елементів до субмікрометрових і нанометрових, а також перехід до тривимірних архітектур КНІ-приладних елементів, актуальними залишаються проблеми розроблення нових, нетрадиційних методів формування нестандартних, локальних тривимірних КНІ-структур, зокрема і дворівневі, безпосередньо на поверхні та з матеріалу вихідної кремнієвої пластини з подальшою реалізацією на їх основі інтегральних приладів. Окрім цього, такі локальні, тобто створені за заданою топологією тривимірні КНІ-структури, відкривають додаткові можливості конструювання нових приладних елементів, особливо, якщо це стосується монолітної інтеграції елементів мікросистем і мікролабораторій на одному кристалі та створення нанорозмірних транзисторних структур. На виконання цих завдань і була спрямована ця робота.

Розроблення і приладно-технологічне моделювання технології формування дворівневих комбінованих тривимірних КНІ-структур та мікропорожнин

В основу методу формування дворівневих комбінованих, тобто КНІ-структур, конструктивно суміщених із мікропорожнинами під поверхнею кремнієвої пластини, покладено метод формування аналогічних однорівневих структур. Така структура відкриває можливості реалізації приладних елементів як з планарними, так і тривимірними конфігураціями та їх монолітної інтеграції як на масивному кремнії, так і на КНІ-острівцях. У результаті проведеного комп'ютерного моделювання технологічного процесу формування локальних тривимірних КНІ-структур, було отримано режими і параметри процесів їх виготовлення з використанням базових промислових КМОН-технологічних процесів: фотолітографії, селективного плазмохімічного ізотропного та анізотропного травлень, маскування, локального окислення, створення під поверхнею пластини герметизованих мікропорожнин і каналів. Послідовність і параметри технологічного процесу формування локальних тривимірних КНІ-структур описані в [2, 3]. Незначні зміни в технологічному процесі формування таких КНІ-структур дозволяють отримати однорівневі герметизовані мікропорожнини під поверхнею кремнієвої пластини. Приклади таких однорівневих мікропорожнин, отриманих з використанням нітридних п'єдесталів для осаджуваних плівок і на основі окислення вертикальних стінок і поверхні порожнин, показані в [4]. Герметизовані мікропорожнини відкривають можливості створення на їх основі елементів оптоелектроніки, інтегральних резонаторів, елементів мікролабораторій-на-кристалі [5–7].

На основі базової технології формування однорівневих локальних тривимірних КНІ-структур, розроблено і проведено моделювання методу формування таких дворівневих КНІ-структур, що розширить можливості конструювання нових приладних елементів. Результати комп'ютерного приладно-технологічного моделювання послідовності базових технологічних операцій виготовлення таких структур у вигляді їх поперечних перерізів показано на рис. 1, а – з.

Локальні дворівневі тривимірні КНІ-структури формують методами фотолітографії, ізотропного травлення та анізотропного РІТ з приладної сторони пластини зі структурою КНІ з утворенням вертикальних щілин, через які під поверхнею першого шару «кремній-на-ізоляторі» в кремнієвій пластині витравлюють горизонтальні порожнини-тунелі, розділені кремнієвими перегородками і котрі розміщені під першим рівнем КНІ-острівців та подальшого термічного окислення поверхонь порожнин-тунелів до повного одночасного проокислення кремнієвих перегородок. Особливістю методу є те, що для формування планарної поверхні пластини з дворівневими КНІ-структурами термічне проокислення кремнієвих перегородок призупиняють одразу після змикання окислів між поверхнями стінок сусідніх порожнин (див. рис. 4, ж). Поперечний переріз структури з непланарною поверхнею внаслідок перепроокислення кремнієвих перегородок між сусідніми порожнинами, що стимулює підняття кремнієвих острівців над поверхнею пластини, зображено на рис. 1, є.

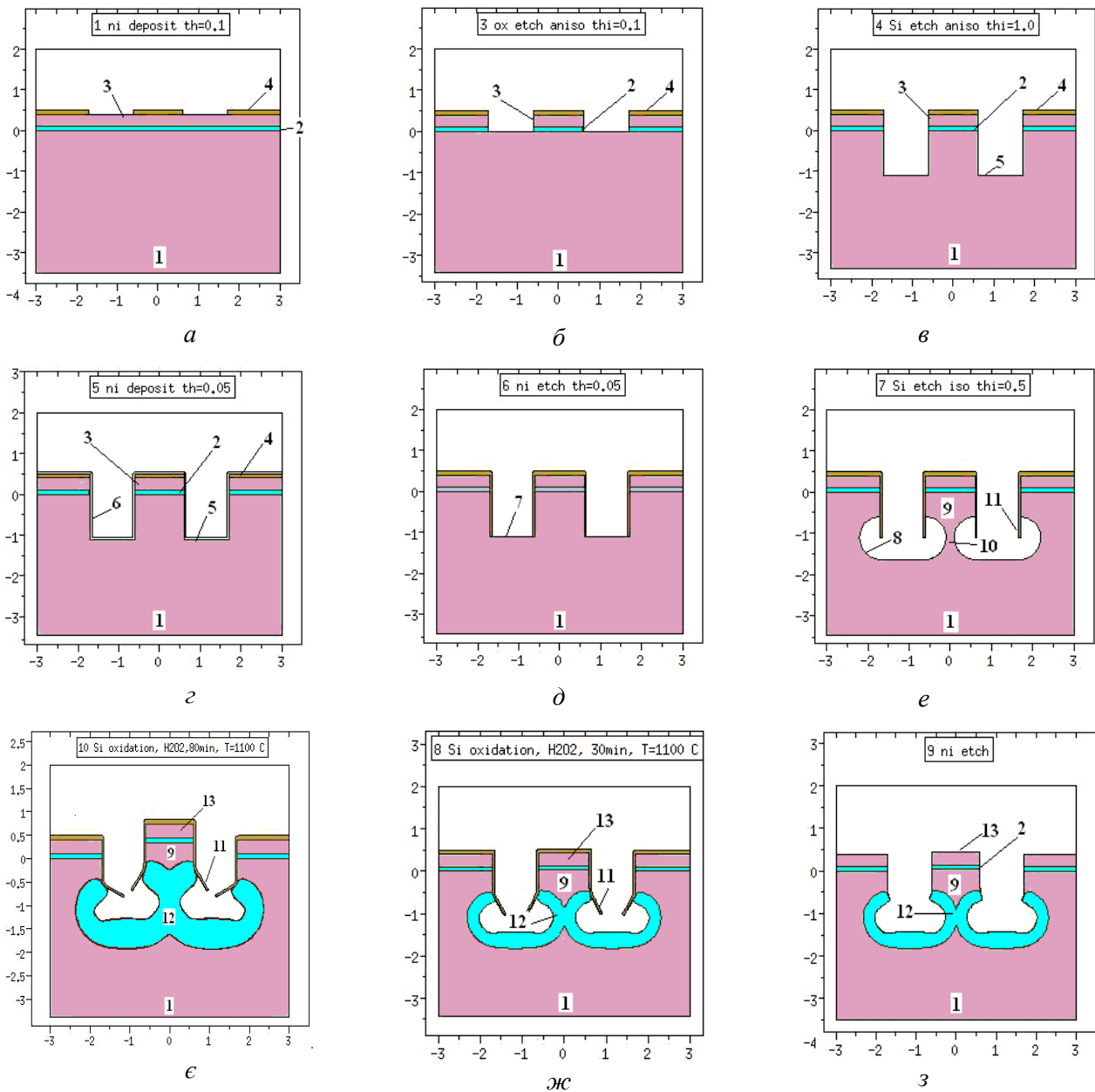


Рис. 1. Послідовність формування дворівневих КНІ-структур у вигляді їх поперечних перерізів: 1 – кремнієва пластина, (КДБ-40 з кристалографічною орієнтацією поверхні 100); 2 – захований окисел кремнію в КНІ-структурі першого рівня; 3 – плівка кремнію в КНІ-структурі першого рівня (елементи 1, 2 і 3 утворюють вихідну пластину з КНІ-структурою першого рівня); 4 – локальні ділянки плівки Si_3N_4 (або оксинітриду кремнію) товщиною 0,1 мкм; 5 – вертикальна щілина в пластині, отримана реактивним іонним травленням (РІТ) кремнієвої пластини; 6 – осаджена на поверхню КНІ-пластини і щілин плівка Si_3N_4 товщиною 0,05 мкм; 7 – відкрита поверхня дна вертикальної щілини в кремнієвій пластині; 8 – незахищена поверхня горизонтальної порожнини-тунелю в кремнієвій пластині, утворена поглибленням щілин анізотропним РІТ та подальшим ізотропним травленням кремнію; 9 – елемент для тривимірної КНІ-структури другого рівня; 10 – кремнієва перегородка між сусідніми порожнинами; 11 – ділянки плівки Si_3N_4 , які звисають з вертикальних стінок щілин у порожнину; 12 – окисел на поверхні горизонтальних порожнин-тунелів, утворений термічним окисленням поверхонь порожнин 8 з одночасним проокисленням кремнієвих перегородок 10 на їх повну товщину; 13 – локальна плівка кремнію в КНІ-структурі першого рівня

На кожному з рис. 1, *a* – з подані горизонтальні і вертикальні шкали у мікрометрах, які дозволяють оцінити реальні топологічні розміри елементів і їх товщини на перерізах. Технологічна послідовність виготовлення нестандартних дворівневих КНІ-структур відповідно до рис. 1, *a* – *з* є такою:

- на рис. 1, *a* зображено кремнієву пластину 1 зі структурою КНІ, утвореною шарами 3, 2 і на яку осаджено шар Si_3N_4 (з підшаром SiO_2) 4 товщиною 0,1 мкм, і на якій методом фотолітографії та плазмо-хімічного травлення півки Si_3N_4 на всю її товщину до поверхні з кремнієвою півкою в КНІ-структурі першого рівня сформовано вікна шириною 1 мкм і необхідної довжини, яка визначається топологічними розмірами приладних структур, наприклад, довжиною каналу КНІ МОН-транзистора;
- рис. 1, *б* – поперечний переріз структури після анізотропного плазмохімічного травлення незамаскованих ділянок кремнієвої півки 3 в КНІ-структурі першого рівня на всю її товщину 0,4 мкм до поверхні окислу кремнію 2 та після подальшого анізотропного травлення окислу кремнію 2 товщиною 0,1 мкм до поверхні кремнієвої пластини 1;
- рис. 1, *в* – структура після анізотропного РІТ в кремнієвій пластині 1 через відкриті вікна в окислі 2 вертикальних щілин 5 глибиною 1 мкм;
- рис. 1, *г* – структура після осадження на поверхню КНІ-пластини і щілин півки Si_3N_4 6 товщиною 0,05 мкм;
- рис. 1, *д* – структура після травлення півки Si_3N_4 6 для відкриття поверхні 7 дна вертикальної щілини в кремнієвій пластині;
- рис. 1, *е* – структура після операції поглиблення щілин анізотропним травленням та формування горизонтальних порожнин-тунелів ізотропним травленням кремнієвої пластини 1 та одночасним утворенням кремнієвих перегородок 10 між сусідніми порожнинами, локальних кремнієвих острівців 9 для КНІ-структур другого рівня та звисаючих в порожнини ділянок 11 півки Si_3N_4 ;
- рис. 1, *є* – структура після термічного окислення кремнію на поверхнях порожнин з одночасним повним проокисленням кремнієвих перегородок 10 впродовж 80 хв. при температурі 1100°C для створення ізольованих від пластини тривимірних локальних областей кристалічного кремнію 9 і 13, розміщених відповідно на окислах 12 і 2, що утворюють дворівневі КНІ-структури. Для вказаного режиму окислення локальна дворівнева КНІ-структура, утворена елементами 13, 2, 9 і 12 піднімається над поверхнею вихідної КНІ-пластини приблизно на 0,4 мкм, а під дією термічного окислу нависаючі в порожнини ділянки 11 півки Si_3N_4 деформуються з несиметричним профілем відносно вертикальних щілин;
- рис. 1, *ж* – поперечний переріз структури згідно з рис. 1, *є*, але зі зменшеним до 30 хв. часом термічного окислення. Вказаний режим вибрано з умови проокислення кремнієвих перегородок 10 і припинення окислення одразу після змикання окислів між поверхнями сусідніх порожнин. Такий режим забезпечує планарну поверхню дворівневої КНІ-структури і вихідної КНІ-пластини, а нависаючі в порожнини ділянки 11 півки Si_3N_4 деформуються і мають симетричний профіль відносно вертикальних щілин;
- рис. 1, *з* – структура згідно з рис. 1, *ж* після зняття травленням півки Si_3N_4 з поверхні вихідної КНІ – пластини та утвореної елементами 13, 2, 9, 12 і 1 дворівневої КНІ-структури. Отримана описаним методом нестандартна дворівнева КНІ-структура з відкритими поверхнями кремнію, зокрема вертикальні стінки є придатною для приладних застосувань. Для приладних застосувань можна також використати й отримані проміжні структури, зокрема згідно з рис. 4, *д*. Проте оптимальною є структура рис. 1, *з*.

За сумісною з вищеописаною технологією, розроблено і промодельовано технологічну послідовність формування комбінованих дворівневих КНІ-структур, конструктивно об'єднаних із дворівневими герметизованими мікропорожнинними. Фінішні результати моделювання таких порожнин зображено на рис. 2, *a* – *г*.

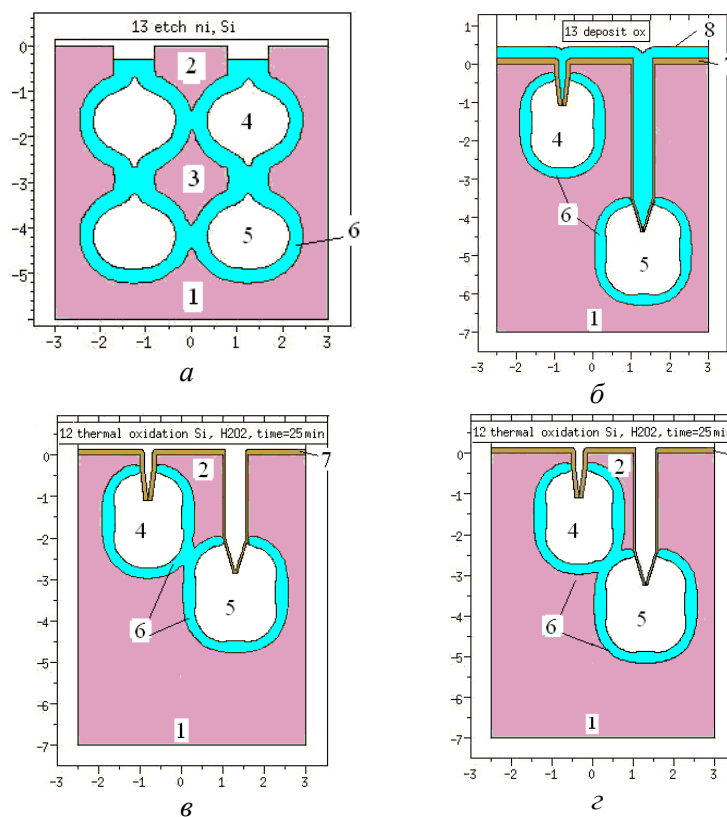


Рис. 2. Поперечні перерізи комбінованих КНІ-структур, конструктивно суміщених із дворівневими герметизованими мікропорожнинами під поверхнею кремнієвої пластини:

1 – кремнієва пластинка КДБ-40 з кристалграфічною орієнтацією поверхні (100);

2 – структура «кремній-на-ізоляторі» 1-го рівня; 3 – структура «кремній-в-ізоляторі» 2-го рівня;

4, 5 – герметизовані мікропорожнини 1-го і 2-го рівнів відповідно; 6 – локально вирощений термічний окисел кремнію на поверхнях порожнин; 7 – плівка нітриду кремнію після повторного осадження сумарною товщиною 0,25 мкм на поверхні пластини і 0,15 мкм на вертикальних стінках щілин; 8 – осаджений піролітичний окисел на поверхню кремнієвої пластини і щілини

Як зрозуміло із результатів моделювання, запропонованими методами можна формувати комбіновані КНІ-структури, суміщені з дворівневими мікропорожнинами, які розташовані безпосередньо одна над одною, при цьому одночасно з порожнинами утворені структури «кремній-на-ізоляторі» (елемент поз. 2), і «кремній-в-ізоляторі» (елемент поз. 3), рис. 2, а. На рис. 2, б зображено приклад герметизованих мікропорожнин, розташованих на двох рівнях, одна поза одною. Фінішна герметизація досягнута осадженням піролітичного окислу кремнію на п'єдестали, утворені зімкнутими «пелюстками» плівки нітриду кремнію. Їх зімкнення досягається внаслідок підйому в процесі термічного окислення поверхонь порожнин. На рис. 2, в і г зображено способи керування розмірами КНІ-структури (елемент поз. 2). Це здійснено зменшенням глибини утворення порожнини (елемент поз. 5), рис. 2, в; одночасним зменшенням глибини порожнини другого рівня (елемент поз. 5) і зміни вихідної топології розташування порожнин, рис. 2, г.

Недоліки КНІ МОН транзисторів

На основі отриманих КНІ-структур були розроблені частково-збіднені *n*-каналні КНІ МОН-транзистори та досліджені їх параметри та характеристики шляхом моделювання. Істотний недолік частково-збіднених КНІ МОН-транзисторів – наявність плаваючого заряду, який утворюється в результаті ударної генерації носіїв в області стоку короткоканального транзистора при певних значеннях стокової напруги, накопичується в підканальній області і спричиняє стрибкоподібну зміну форми вихідних характеристик («кінк» ефект). Усунути цей ефект можна використанням

повністю збіднених КНІ МОН-транзисторів із надтонкими КНІ-плівками. Проте технологія їх отримання є достатньо складною і нестабільною. Альтернативним методом є використання заземленої, з'єднаної з підкладкою, підканальної області КНІ МОН-транзистора, яка запобігає накопиченню плаваючого заряду і усуває "кінк"-ефект. При цьому оптимальними конструкціями КНІ МОН транзисторів є і такі, в яких з'єднання КНІ-плівки з підкладкою є одночасно як конструктивним, так і технологічним елементом, наприклад, як зародок в технології отримання КНІ-структур методами мікрозонної лазерної рекристалізації [8].

Іншим недоліком короткоканальних КНІ МОН-транзисторів є їхнє саморозігрівання внаслідок ударної іонізації носіїв в області стоку транзистора, нерівномірність порогових напруг і густини стокових струмів по ширині каналу транзистора. Для усунення цих недоліків розроблено тривимірний комбінований МОН-транзистор із заземленою підканальною областю до підкладки через нанорозмірну щілину в окислі кремнію.

Двозатворні і "плавникові" МОН транзистори

За останні десятиріччя розміри стандартних об'ємних МОН-транзисторів зменшувалися за правилом масштабування (Денарт Р., ІВМ): зменшення геометричних розмірів МОН-транзисторів в n разів, повинно забезпечити збереження постійного значення напруженості електричного поля. За таких умов швидкодія МОН-транзистора збільшується в n разів.

Згідно з цим правилом зменшували товщину підзатворного діелектрика і глибину легування, використовували спейсери і області легкого легування стоку (LDD – lightly doped drain), підбирали величину легування каналу, застосовували імплантацію з нахилом кремнієвої пластини. Для збільшення вихідних струмів транзисторів і зменшення займаної площі почали застосовувати двозатворні структури і структури "плавникового" типу (finFETs) [9, 10], рис. 3.

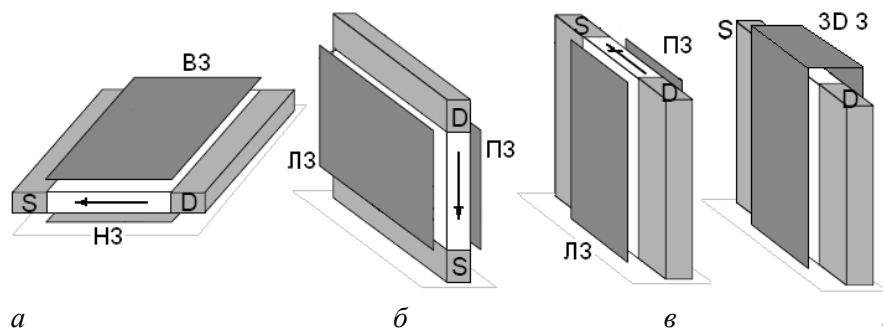


Рис. 3. Двозатворні МОН транзистори:

a – горизонтальний; *б, в, г* – вертикальні (finFETs):

НЗ, ВЗ – нижній, верхній затвор; *ЛЗ, ПЗ* – лівий, правий затвор, *3D 3* – тривимірний затвор

Правило масштабування справджувалось для активних елементів із розмірами більше ніж 100 нм. Згідно з IRTS 2010 передбачається подальше зменшення розмірів активних елементів до суб 100-нанометрових. Проектувати такі елементи будуть за іншими правилами, в яких основними обмежуючим факторами стають короткоканальні ефекти і споживана потужність, таблиці.

Розміри активних елементів ІС

Елемент ІС / рік	2010	2012	2014	2016
МП затвор, нм	41	31	21	19,8
ASIC затвор, нм	47	35	25	19,8
DRAM, нм	45	36	28	22,5
Vdd, В	0,95	0,85	0,80	0,75
Потужність ІС, Вт	146	158	152	130
Тактова частота, ГГц	5,8	6,8	7,9	9,1

До короткоканальних ефектів МОН транзисторів належать: зімкнення областей стік-витік, пониження потенціального бар'єру витоку за рахунок проникнення поля стоку (DIBL-ефект), зменшення порогової напруги V_{th} , збільшення струму транзистора у вимкненому стані та підпорогового нахилу характеристики стік-затвор (крутизни S). Основною причиною короткоканальних ефектів в МОН транзисторі є те, що планарний затвор контролює менший заряд у підкладці Q і він стає співрозмірним із зарядами в області витоку і стоку $2 \cdot \Delta Q_f$, рис. 4, а. Істотно меншу величину неконтрольованого заряду мають КНІ МОН-структури, чим і пояснюється їх широке використання в нанорозмірних приладах, рис. 4, б.

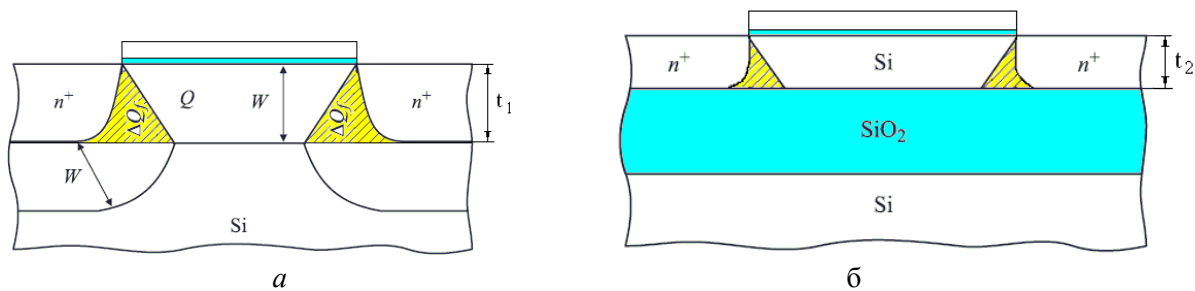


Рис. 4. Неконтрольований затвором заряд:
 а – МОН-транзистор; б – КНІ МОН-транзистор;
 t_1, t_2 – товщина прикладного шару ($t_2 \ll t_1$)

Моделювання електричних і теплових характеристик комбінованого МОН транзистора

На основі локальної тривимірної КНІ МОН-структури пропонується реалізувати комбінований МОН транзистор, в якого підканальна область з'єднана з підкладкою через нанорозмірну щілину в окислі кремнію. Таку щілину потрібного розміру можна одержана технологічно у разі часткового окислення поверхонь порожнин, рис. 1, ж. Розрахункова схема такого комбінованого МОН транзистора із щілиною нанометрового розміру показана на рис. 5.

Така розрахункова схема дозволяє моделювати різні типи транзисторів залежно від ширини щілини: об'ємний МОН транзистор ($c=b$), КНІ МОН транзистор ($c=0$), комбінований МОН транзистор ($c=4$ нм). При розрахунках вихідних і передавальних характеристик прийнято такі геометричні розміри: $a=60$ нм, $b=20$ нм, $c=4$ нм, $L=40$ нм, однорідне легування каналу – N 10^{18} $см^{-3}$, витоку і стоку – P $3,5 \times 10^{19}$ $см^{-3}$. Розрахунки виконувалися на основі дрейфово-дифузійної моделі, доповненої емпіричними рівняннями рухливості носіїв зарядів та їх рекомбінації. Залежність рухливості носіїв зарядів від швидкості насичення і величини електричного поля враховувалася рівнянням Каналі, а від концентрації іонізованих домішок рівнянням Мазетті. Для рекомбінації носіїв зарядів використано рекомбінацію Шоклі-Ріда-Холла, а лавинна генерація носіїв зарядів враховувалася моделлю Окуто-Кровела. Вихідні і передавальні характеристики МОН транзисторів, отримані на основі розрахункової схеми рис. 5, показані на рис. 6.

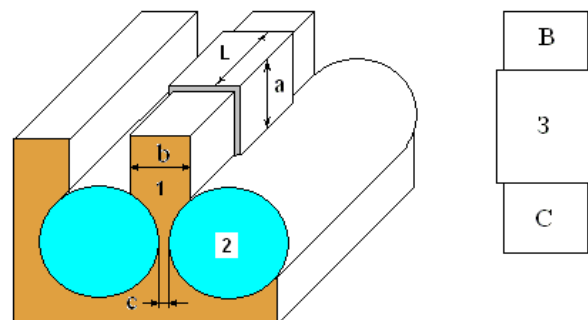


Рис. 5. Розрахункова схема комбінованого МОН транзистора:
 1 – об'ємний Si; 2 – ізолятор SiO_2 ; В – витік;
 3 – затвор; С – сток; $W=2a+b$ – ширина каналу;
 L – довжина каналу; c – ширина щілини в окислі кремнію між підканальною областю і підкладкою

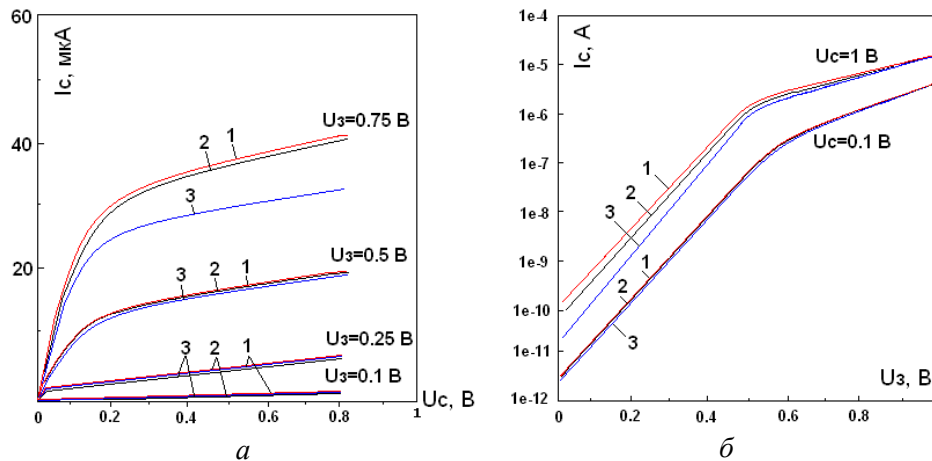


Рис. 6. Електричні характеристики МОН транзисторів:
 а – вихідні; б – передавальні; 1 – об'ємний МОН транзистор;
 2 – комбінований МОН транзистор; 3 – КНІ МОН транзистор

Як видно з вихідних характеристик КНІ МОН транзистор має на 25 % менший інтервал зміни стокового струму порівняно з об'ємним та комбінованим МОН транзисторами при максимальному значенні напруги на затворі $U_3=0,75$ В. Це зумовлено комбінацією короткоканальних ефектів та саморозігрівання області стоку в результаті ударної іонізації.

Як видно з передавальних характеристик у вимкненому стані транзистора при $U_3=0$ В струми витікання найбільші в об'ємному МОН транзисторі, менші у комбінованому і найменші в КНІ МОН транзисторі, що зумовлено їх конструкцією. В об'ємному МОН транзисторі підзатворна область електрично з'єднана з підкладкою, в комбінованому МОН транзисторі – частково ізольована від підкладки, а в КНІ МОН транзисторі – повністю ізольована від підкладки. Отже, комбінований МОН транзистор має менші струми витікань порівняно з об'ємним.

Під час розрахунку розподілу температур в МОН транзисторах за область саморозігрівання взято область перетину індукованого каналу з площиною $p-n$ переходу стоку, а її температуру, за результатами розрахунку ударної іонізації, прийнято 500 К. Результати розрахунку розподілу температур для МОН транзисторів із напрямом стокового струму перпендикулярно до підкладки показано на рис. 7, а, б, в, а із напрямом стокового струму паралельно до підкладки – на рис. 7, г, д, е.

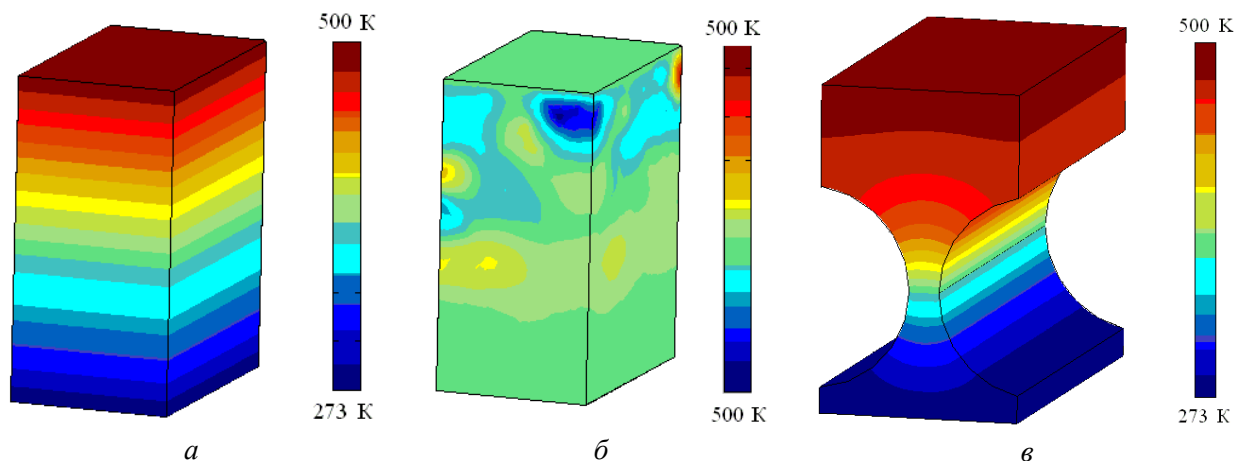


Рис. 7. Розподіл температури в МОН транзисторах:
 а – об'ємні МОН транзистори; б – КНІ МОН транзистори;
 в – комбіновані МОН транзистори

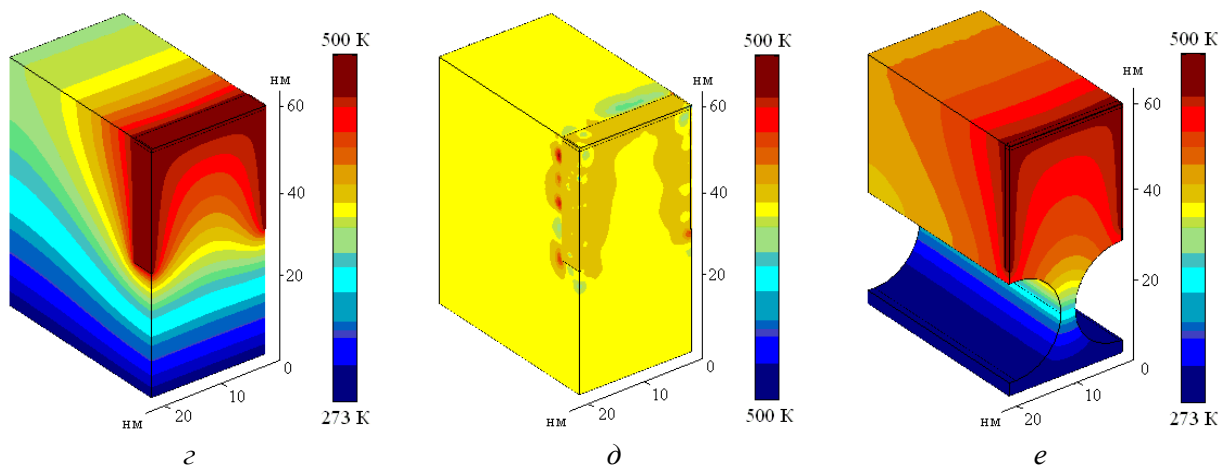


Рис. 7. (Продовження). Розподіл температури в МОН транзисторах:
 а – об'ємні МОН транзистори; б – КНІ МОН транзистори; в – комбіновані МОН транзистори

Як видно з рис. 7, найменшу температуру має об'ємний МОН транзистор, найбільшу – КНІ МОН транзистор, а середній інтервал температур – комбінований МОН транзистор. В об'ємному МОН транзисторі теплова енергія розсіюється за рахунок високого коефіцієнта теплопровідності кремнію $1,31 \text{ Вт}/(\text{см}\cdot\text{К})$. В КНІ МОН транзисторі підканальна область ізолювана від підкладки шаром окислу кремнію з низьким коефіцієнтом теплопередачі $0,014 \text{ Вт}/(\text{см}\cdot\text{К})$ при 300 К . У комбінованому МОН транзисторі щілина невеликої ширини, оптимальний розмір якої вибрано із умови зменшення струму витікання в підкладку, забезпечує часткове охолодження підканальної області, чим покращує вихідні характеристики транзистора порівняно з КНІ МОН транзистором.

Висновки

В результаті приладно-технологічного моделювання, розроблено метод формування дворівневих локальних тривимірних КНІ структур, а саме ділянок кристалічного кремнію, ізолюваного від пластини окислом кремнію, утвореним на заданій глибині під поверхнею пластини в порожнинах, що дозволяє створювати на цій основі мікроелектронні пристрої. Наприклад, МОН-прилади, як зі стандартними, планарними конструкціями на поверхні локальних ділянок КНІ структур, так і з об'ємними, тривимірними архітектурами, наприклад, затвором, який можна сформувати як на поверхні, так і на бокових вертикальних стінках КНІ структур. Окрім цього, такі локальні тривимірні КНІ структури, формування яких є «прив'язаним» до топології мікроелектронних пристроїв і завдяки повній діелектричній ізоляції елементів, а також додаткових можливостей використання порожнин у приладній поверхні пластини, можна успішно застосовувати як вихідний матеріал для проектування ІС, елементів мікросистем- та мікролабораторій-на-кристалі, з розширеними можливостями монолітної інтеграції як КНІ приладів, так і стандартних, об'ємних на ділянках поверхні вихідного кристала, вільних від КНІ-структур. Розроблено оптимальну конструкцію тривимірного комбінованого МОН-транзистора, в якого усунуто «кінк-ефект», струми витікання в підкладку менші, ніж у об'ємного МОН транзистора, а температура підканальної області менша, ніж у КНІ МОН транзисторі, що покращує вихідні характеристики. Запропонований комбінований МОН транзистор є перспективним для створення нанорозмірних пристроїв.

1. Colinge J.P, *Silicon-On-Insulator Technology: Materials to VLSI*, Kluwer Academic Publishers, 1997.
2. Druzhynin A.O., Holota V.I., Kogut I.T., Sapon S.V., Khoverko Yu.M. *The Device-Technological Simulation of The Field-Emission Micro-Cathodes Based on Three-Dimensional SOI-Structures // Electrochemical Society Trans.* – 2008. – Vol. 14(1). – P. 569–581.
3. Пат. на корисну модель № 34277 UA. Спосіб формування локальних тривимірних КНІ-структур / І.Т. Козут, В.І. Голота, А.О. Дружинін, С.В. Сапон. – Опубл. 27.10.08, Бюл. № 20. – 2008. – 14 с.
4. Пат. на корисну модель №43198 UA. Метод формування герметизованих порожнин в кремнієвих пластинах / І.Т. Козут, В.І. Голота. – Опубл. 15.08.2008. Бюл. № 15, 2008 – 36 с.
5. Козут І.Т., Дружинін А.О., Голота В.І. *Архітектура й елементи інтегрованої*

мікросистеми на базовому матричному кристалі з КНІ-структурою // Вісн. Нац. ун-ту "Львівська політехніка". – 2009. – № 646: Електроніка. – С. 86–95. 6. Kogut I.T., Druzhinin A.A., Holota V.I., Dovhij V.V. Simulation of non-standard multilayer 3D SOI -Structures and Microcavities // Conf. Proc. "EUROSOI-2011", Granada, Spain, 17-19.01.2011. – P. 63–64. 7. Kogut I.T., Druzhinin A.A., Golota V.I. 3D SOI elements for system-on-chip applications / Proc. Of the 1-st Ukrainian-French Seminar "Semiconductor-on-Insulator Materials, Devices and Circuits: Physics, Technology and Diagnostics" and 6-th International SemOI Workshop "Nanoscaled Semiconductor-on-Insulator Materials, Sensor and Devices". – 25–29.10.2010. – Kyiv, Ukraine. – P. 46–47. 8. Козут І.Т., Дружинін А.А., Голота В.І. Конструктивно-технологічні властивості КМОН КНІ БМК з мікрозонною лазерною рекристалізацією полі кремнію // Вісн. держ. ун-ту "Львівська політехніка". – 1999. – № 362: Елементи теорії та прилади твердотільної електроніки. – С. 25–30. 9. Наумова О.В., Ільницький М.А., Сафронов Л.Н., Попов В.П. КНІ нанотранзистори с двумя независимо управляемыми затворами // Физика и техника полупроводников. – 2007. – Т. 41, вып. 1. – С. 104–111. 10. Ya-Li Tai, Jam Wen Lee, Chen-Hsin Lien. Local oxidation Fin-Field-Effect-Transistor Structure for Nanodevices Applications // JJAP – 2010. – Vol. 49, 044301. – P. 1–5.

УДК 621.315.592

А.О. Дружинін, О.П. Кутраков, І.Й. Мар'ямова
Національний університет "Львівська політехніка",
кафедра напівпровідникової електроніки

ТЕНЗОРЕЗИСТИВНІ СЕНСОРИ ТИСКУ НА ОСНОВІ НИТКОПОДІБНИХ КРИСТАЛІВ КРЕМНІЮ ДЛЯ ШИРОКОГО ДІАПАЗОНУ ТЕМПЕРАТУР

© Дружинін А.О., Кутраков О.П., Мар'ямова І.Й., 2011

A.A. Druzhinin, A.P. Kutrakov, I.I. Maryamova

PIEZORESISTIVE PRESSURE SENSORS BASED ON SILICON WHISKERS FOR THE WIDE TEMPERATURE RANGE

© Druzhinin A.A., Kutrakov A.P., Maryamova I.I., 2011

Проведено комплексні дослідження, спрямовані на створення тензорезистивних сенсорів тиску на основі ниткоподібних кристалів кремнію, працездатних в умовах криогенних та високих температур. В основу конструкції сенсора покладено систему мембрана – шток – балка з універсальним тензомодулем. Наведено вихідні характеристики розроблених сенсорів.

Ключові слова: тензорезистивні сенсори тиску, ниткоподібні кристали.

Complex studies aimed at the creating of piezoresistive pressure sensors on the basis of silicon whiskers operating at cryogenic and high temperatures were carried out. The sensor's design is based on the diaphragm – rod – beam system with the universal strain unit. Output characteristics of the developed sensors are presented.

Key words: piezoresistive pressure sensors, whiskers.

Вступ

Розвиток багатьох галузей техніки, таких, як авіаційна, ракетно-космічна, хімічна тощо, вимагає постійного вдосконалення сенсорів, причому, велика увага приділяється сенсорам